

オラクルのSPARC T7とSPARC M7のサー バー・アーキテクチャ

Software in Silicon : リアルタイム・エンタープライズ
向けセキュアクラウドの実現

Oracle ホワイト・ペーパー | 2016 年 3 月



目次

概要	1
機能の比較	3
SPARC M7 プロセッサ	5
SPARC M7 プロセッサのアーキテクチャ	6
SPARC S4 コアおよびキャッシュ・アーキテクチャ	7
Software in Silicon テクノロジー	8
Silicon Secured Memory	8
暗号化アクセラレーション	10
インメモリ・クエリ・アクセラレーション	10
インライン圧縮解凍	12
SPARC M7 プロセッサベースのサーバー・ファミリの概要	12
メモリ・サブシステム	12
I/O サブシステム	13
I/O コントローラ ASIC	13
NVM Express テクノロジー	14
内蔵 USB ストレージおよび Oracle Solaris ブート・プール	14
PCIe アダプタ・カード	15
SPARC T7-1、T7-2、および T7-4 サーバー	15
SPARC T7-1 サーバー	16
SPARC T7-2 サーバー	18
SPARC T7-4 サーバー	20
SPARC M7-8 サーバーと M7-16 サーバー	23
サーバー・コンポーネント	24
CPU、メモリ、および I/O ユニット・シャーシ	24
CPU、メモリ、および I/O ユニット・ボード	25
インターコネクト・アセンブリ	26
スイッチ・シャーシおよびスイッチ・ユニット	26
サービス・プロセッサ、サービス・プロセッサ・プロキシ、およびサービス・プロセッサ・モジュール	27
システム・ラックおよびパワー・ディストリビューション・ユニット	27
SPARC M7-8 サーバー	28
SPARC M7-8 サーバー（シングル物理ドメイン）	28
SPARC M7-8 サーバー（デュアル物理ドメイン）	29



SPARC M7-16 サーバー	30
Oracle Solaris	34
仮想化	37
システム管理	39
Oracle ILOM とサービス・プロセッサ	39
電源管理	40
Oracle Enterprise Manager Ops Center	41
信頼性、可用性、および保守性	42
高度な信頼性機能	42
エラー検出、診断、およびリカバリ	42
ホットサービス対応冗長コンポーネント	43
結論	45
追加情報	46



概要

IT インフラストラクチャは最新のテクノロジー・イニシアチブによって新たな方向に進んでいます。急速に進化するデジタル市場で求められるパフォーマンスを発揮するには、ビッグ・データ、ソーシャル・ビジネス、モバイル・アプリケーション、クラウド、およびリアルタイム分析すべてで進歩的なソリューションと十分な処理能力が必要です。顧客がビジネス取引を行う速度はますます速くなり、組織は顧客の条件に合わせて顧客と関わる必要があります。機密情報を高レベルのセキュリティで管理すること、大量のデータを毎日、毎時間取得、分析、処理することが必要不可欠となりました。

これらの課題により、IT システムの設計、投資、運用はこの数十年に比べて大きく様変わりし、データ・セキュリティは後で対策を講じては間に合わなくなりました。なぜなら、毎年、コンピュータへの不正アクセスのために何十億ドルも失われているからです。データの量、種類、速度が爆発的に増大した結果、組織がよりの確で迅速な決定を下せるようセキュアで効果的な分析を行う必要性が高まっています。組織がコストの削減、業務効率の向上、新たな収益源を生み出すことができる革新的なテクノロジーの実現を迫られているまさにその時に、複雑な IT インフラストラクチャによるメンテナンスの難しさと高コストが達成の妨げになっています。

オラクルの新しい SPARC M7 プロセッサベースのサーバーは、オラクルの Software in Silicon（ソフトウェア・イン・シリコン）テクノロジーを世界で初めて実装し、世界でもっともセキュアなプラットフォームでクラウドを構築することにより、オラクルのサーバー・テクノロジーを新たなレベルに引き上げます。これらのサーバーは、Silicon Secured Memory、インメモリ・クエリ・アクセラレーション、データ圧縮と圧縮解凍、各コアでの暗号化を実現することで、データベースとアプリケーション両方のセキュリティと高速化を提供します。

SPARC M7 プロセッサは、前世代のプロセッサよりコア数を倍にすることで密度を向上させ、わずか 2U のスペースにプロセッサあたり 32 個のコアを搭載し、最大 256 スレッドをサポートするアーキテクチャになります。また、スレッド単位のパフォーマンス、信頼性、可用性、保守性 (RAS) 機能、省エネも改善され、前世代の SPARC プロセッサに比べてメモリと I/O 帯域幅が倍になっています。さらに、新しいキャッシュとメモリ階層、およびその他の機能の改善により、前システムより最大 3 倍速い処理速度を達成しています。

オラクルの SPARC M7 プロセッサベースのサーバーは、世界でもっとも効率的なプラットフォームによりリアルタイム・エンタープライズを強化します。これにより、組織は今日のデジタル市場で競争でき、コストと時間の節約ができ、収益の拡大を可能にします。同時に、オラクルのテクノロジーの革新性は、すべての組織の価値を創出し、コストを下げ、ROI を高めます。SPARC M7 プロセッサの先進機能を基にしたオラクルの新しい SPARC サーバー・ファミリー (図 1) は、新たなレベルのパフォーマンスとスループットを実現します。SPARC M7 プロセッサを 1~16 基に拡張可能なこれらのサーバーは、極めて高いレベルで統合された柔軟で拡張性に優れた製品ファミリーとなっており、セキュリティの改善、コストの低減、信頼性の向上を支援します。最適化されたシステム設計で、すべてのエンタープライズ・サービスとアプリケーション・タイプをサポートします。また、管理インタフェースの統一と評価基準の採用によって管理コストの削減を促進するとともに、革新的なシャーシ設計によって最新のデータセンターを高密度化し、効率性、経済性を向上させています。

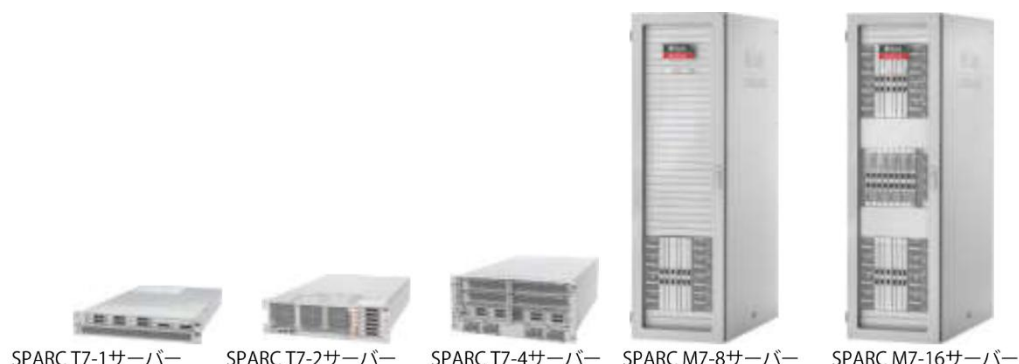


図1：オラクルのSPARC M7プロセッサベースのサーバー製品ファミリー

機能の比較

表 1 では、SPARC T7-1、T7-2、T7-4、M7-8、および M7-16 サーバーの機能を比較します。

表1: SPARC M7プロセッサベース・サーバーの機能比較

機能	SPARC T7-1 サーバー	SPARC T7-2 サーバー	SPARC T7-4 サーバー	SPARC M7-8 サーバー	SPARC M7-16 サーバー
フォーム・ファクタ	2U、 奥行き737mm / 29インチ	3U、 奥行き753mm / 29.6インチ	5U、 奥行き835mm / 32.9インチ	システム・ラック： 幅600mm、 奥行き1200mm、 高さ2m / 78.7インチ スタンドアロン：10U、 奥行き813mm / 32インチ	システム・ラック： 幅600mm、 奥行き1200mm、 高さ2m / 78.7インチ
物理ドメイン	1			1または2（静的）	1、2、3、または4 （再構成可能）
プロセッサ	32コアの4.13GHz SPARC M7プロセッサ 64MBのレベル3キャッシュ、完全共有およびパーティション化、コア・クラスタあたり8MB プロセッサあたり最大256スレッド Silicon Secured Memory 32のDAXエンジンで インメモリ・クエリ・アクセラレーションとインライン圧縮解凍を実行 各コアの暗号化命令アクセラレータにより、15種類の業界標準暗号化アルゴリズムを直接サポートし、 加えて乱数生成もサポート：AES、Camellia、CRC32c、DES、3DES、DH、DSA、ECC、MD5、RSA、SHA-1、SHA-224、 SHA-256、SHA-384、SHA-512				
プロセッサ数	1	2	2または4	2～8	4～16
最大コア数	32	64	128	256	512
最大スレッド数	256	512	1,024	2,048	4,096
メモリ	16GBまたは32GBのDDR4-2133メモリDIMM、プロセッサあたり8枚または16枚のDIMM DIMMスベアリング機能を標準搭載して、システムの信頼性とアップタイムを向上 ¹				
メモリ容量 ¹	最大512GB 最小128GB	最大1,024GB 最小256GB	最大2,048GB 最小256GB	最大4,096GB 最小256GB	最大8,192GB 最小512GB
内部2.5インチ・ディスク・ドライブ・ベイ	8	6	8	N/A	
SASによる内部2.5インチ・ディスク・ドライブ・ベイのサポート	RAID 0/1/10/1E対応の内蔵SAS3 コントローラ 1個で最大8台の2.5インチSASハード・ディスク・ドライブ（HDD）またはソリッド・ステート・ドライブ（SSD）をサポート	RAID 0/1/10/1E対応の内蔵SAS3 コントローラ 2個で最大6台（2+4）のSAS HDDまたはSSDをサポート	RAID 0/1/10/1E対応の内蔵SAS3 コントローラ 2個で最大8台（4+4）のSAS HDDまたはSSDをサポート	N/A	
NVMeによる内部2.5インチ・ディスク・ドライブ・ベイのサポート	工場出荷時構成のPCIeスイッチ（オプション）1枚で最大4台の2.5インチNVMe SSDをサポート	工場出荷時構成のPCIeスイッチ（オプション）1枚または2台で最大4台の2.5インチNVMe SSDをサポート	PCIeスイッチ（オプション）2枚で最大8台（4+4）の2.5インチNVMe SSDをサポート	N/A	

1. RAW メモリ容量。DIMM スベアリングは、メモリがフル装着された状態で有効になり、1/16 のメモリ容量を予約。DIMM スベアリングは、システムの中断、メモリ容量の損失、エラー保護機能の変更を引き起こすことなく、DIMM 全体を自動的に構成から外すことが可能。

表1：SPARC M7プロセッサベース・サーバーの機能比較（続き）

機能	SPARC T7-1 サーバー	SPARC T7-2 サーバー	SPARC T7-4 サーバー	SPARC M7-8 サーバー	SPARC M7-16 サーバー
Oracle Flash Accelerator F160 PCIeカード (NVMe) の最大数	6	6	8	16	32
リムーバブル・メディア	DVD+R/-W	DVD+R/-W	DVDなし（USBまたはrKVMs経由でアクセス）		
管理ポート	100BASE-T Ethernetポートx1 RJ45シリアルポートx1			100BASE-T Ethernetポートx2 （アクティブ/スタンバイ） RJ45シリアルポートx2（アクティブ/スタンバイ）	
ビデオ・ポート	HD-15 VGA ビデオ・ポートx1	HD-15 VGAビデオ・ポートx2		N/A	
USBポート数	USB 2.0（前面）ポートx2および USB 3.0（背面）ポートx2		USB 3.0ポートx4	N/A	
Ethernet	内蔵10GBASE-Tポートx4 ² 内蔵Ethernetコントローラx2			PCIeアダプタ・カード経由	
PCIe 3.0 ロープロファイル・ スロット	スロットx6 x8スロットx6、または x16スロットx2と x8スロットx2 4つのPCIeルート・ コンプレックスにより サポート	スロットx8 x8スロットx4と x16スロットx4 8つのPCIeルート・ コンプレックスにより サポート	ホット・プラグ対応 スロットx16 x8スロットx8と x16スロットx8 12のPCIeルート・ コンプレックスにより サポート	最大24 ホット・プラグ 対応スロット プロセッサあたり3つの x16スロット スロットあたり1つの PCIeルート・ コンプレックス	最大48 ホット・プラグ対応ス ロット プロセッサあたり3つの x16スロット スロットあたり1つの PCIeルート・ コンプレックス
PCIeルート・コンプレックスの総数	5	10	20	最大32	最大64
N+N冗長電源	ホット・スワップ対応冗長AC 1000W電源x2	ホット・スワップ対応冗長AC 2000W電源x2	ホット・スワップ対応AC 3000W電源x4	ホット・スワップ対応AC 3000W電源x6	ホット・スワップ対応AC 3000W電源x16
N+1冗長 ホット・スワップ 対応ファン	デュアル・ファン・ モジュールx4、 上部取り付け	ファンx6、 上部取り付け	デュアル・ファン・ モジュールx5、 背面取り付け	デュアル・ファン・モ ジュールx8、 前面取り付け	デュアル・ファン・ モジュールx52、 前面および背面取り付け
オペレーティング・システム	パフォーマンスと機能（Software in Siliconテクノロジーで有効化される機能を含む）を強化するため、Oracle Solaris 11.3以降を推奨 コントロール、ルート、およびI/Oドメイン： 》 Oracle Solaris 11.3またはそれ以降 ³ 次のバージョンはゲスト・ドメイン内でサポート： 》 Oracle Solaris 11.3またはそれ以降 ³ 》 Oracle Solaris 10 1/13 ⁴ 》 Oracle Solaris 10 8/11 ⁴ 》 Oracle Solaris 10 9/10 ⁴ Oracle Solaris 8またはOracle Solaris 9で認定されたアプリケーションは、Oracle Solaris 10ゲスト・ドメイン内で実行中のOracle Solaris 8またはOracle Solaris 9ブランド・ゾーンだけでしか実行できない可能性あり。				

- 10GBASE-Tは100Mb/秒、1Gb/秒、および10Gb/秒、全二重のみの自動ネゴシエーションを実行
- Oracle Solaris 11.3より前のOracle Solaris 11のバージョンは、SPARC M7プロセッサベースのサーバーではサポートされない
- パッチ必要

SPARC M7プロセッサ

新しい Software in Silicon 機能と革新的なキャッシュおよびメモリ階層を組み合わせたオラクルの SPARC M7 プロセッサは、処理速度を劇的に向上させ、画期的な方法でマルウェアとソフトウェア・エラーからの保護を提供します。

SPARC M7 プロセッサ（図 2）の Silicon Secured Memory 機能はリアルタイムのデータ整合性チェックにより、ポインタ関連のソフトウェア・エラーとマルウェアを防ぎます。また、ハードウェア監視にかかるオーバーヘッドが低くなることで、非常にコストのかかるソフトウェアの実装が不要になります。Silicon Secured Memory により、アプリケーションの誤ったメモリアクセスまたは不正なメモリへのアクセスを特定して原因を究明し、適切な復旧措置を実行します。SPARC M7 プロセッサの各プロセッサ・コアには、暗号化命令アクセラレータが直接組み込まれています。これらのアクセラレータにより、12 以上の業界標準暗号化方式に対する高速暗号化が可能になり、セキュア・コンピューティングで生じることの多いパフォーマンスやコスト面の障壁を排除します。

SPARC M7 プロセッサには、特定のソフトウェア機能またはプリミティブを加速化するハードウェア・ユニットを組み込まれています。8 つのオンチップ・データ分析アクセラレータ（DAX）により、データベースのクエリ処理がオフロードされ、データの圧縮解凍がリアルタイムで実行されます。インメモリ・クエリ・アクセラレーションは、他のプロセッサと比べて最大 10 倍速いパフォーマンスを発揮します。インライン圧縮解凍機能により、パフォーマンスを低下させることなく、同じメモリ・フットプリントに最大 3 倍のデータを保存できます。



図2：SPARC M7プロセッサは、32個のSPARC S4コアとSoftware in Silicon機能を組み合わせて、アプリケーションとデータベースのパフォーマンスを加速

オンチップの L2 キャッシュと L3 キャッシュの設計が全面的に刷新され、プロセッサの周波数が増加したことから、スレッドあたりのパフォーマンスが向上しました。64MB の L3 キャッシュはパーティション化されて完全共有されています。また、レイテンシを最小化してパフォーマンスを最大化するために、ホット・キャッシュ・ラインはもっとも近いパーティションに移されています。コアがクラスタ化されキャッシュがパーティション化されたこのアーキテクチャは、サーバー仮想化とプラガブル・データベースに最適です。この設計により論理ドメイン間やデータベース間の通信が最小限になるため、システム管理とパフォーマンスの調整が容易になりました。SPARC M7 プロセッサは最大 256 のスレッドを実行することで、スレッドあたりのパフォーマンスと引き換えにスループットを高めたり、各スレッドに割り当てる専用リソースを増やしてスレッド数を減らすことで、1 スレッドあたりのパフォーマンスを高めたりすることが動的にできます。この柔軟性により、システムとしてスループットとスレッドあたりのパフォーマンスの全体的なバランスが取れて、最

適な結果を得ることができます。

32 コアの SPARC M7 プロセッサは前世代の SPARC プロセッサとバイナリ互換性があり、これまでのどのマルチコア・プロセッサよりも多くの、256 のハードウェア・スレッドを実現します。このプロセッサは、仮想化されたクラウド・コンピューティング環境に最適であり、多数の仮想マシンに対応し、優れたマルチスレッド・パフォーマンスを発揮します。このプロセッサを使用することにより、最高の効率と予測可能性を持つ新しいネットワーク・サービスの配布を迅速に拡大できます。

表 2 に、オラクルの SPARC M7、SPARC M6、および SPARC T5 プロセッサの比較を示します。

表2：SPARC M7、SPARC M6、およびSPARC T5プロセッサの機能の比較

機能	SPARC M7プロセッサ	SPARC M6プロセッサ	SPARC T5プロセッサ
CPU周波数	4.13GHz	3.6GHz	3.6GHz
アウトオブオーダー実行	有り	有り	有り
デュアル命令の発行	有り	有り	有り
データ/命令のプリフェッチ	有り	有り	有り
SPARCコアのタイプ	S4	S3	S3
プロセッサあたりのコア数	32	12	16
コアあたりのスレッド数	8	8	8
プロセッサあたりのスレッド数	256	96	128
システムのソケット数	最大16	最大32	最大8
プロセッサあたりのメモリ	最大16枚のDDR4 DIMM	最大32枚のDDR3 DIMM	最大16枚のDDR3 DIMM
キャッシュ	16KB L1命令キャッシュ (4ウェイ) 16KB L1データキャッシュ (4ウェイ) 共有型256KB L2命令キャッシュ (4ウェイ、クアドコアあたり) 共有型256KB L2データキャッシュ (8ウェイ、コアペアあたり) 共有型64MB L3キャッシュ	16KB L1命令キャッシュ (4ウェイ) 16KB L1のデータキャッシュ (4ウェイ) 128KB L2キャッシュ (8ウェイ) 共有型48MB L3キャッシュ (12ウェイ)	16KB L1 命令キャッシュ (4ウェイ) 16KB L1データキャッシュ (4ウェイ) 128KB L2 キャッシュ (8ウェイ) 共有型8 MB L3キャッシュ (16ウェイ)
ラージ・ページのサポート ¹	16GB	2GB	2GB
電力管理の粒度	チップの¼	チップ全体	チップ全体
テクノロジー	20nmテクノロジー	28nmテクノロジー	28nmテクノロジー

1. Oracle Solaris 11.3 でのラージ・ページのサポート

SPARC M7プロセッサのアーキテクチャ

SPARC M7 プロセッサは商用ワークロードを適切なレベルのスループットで実行するために、新たなキャッシュとメモリの階層をその他の改良機能と組み合わせ、処理速度を前世代のプロセッサより最大 3 倍速くしました。改良された電力管理機能も、システム内のパフォーマンスを高める上で大きな役割を果たしています。また、動的電圧周波数スケーリング（DVFS）技術も組み込まれています。

図 3 に、SPARC M7 プロセッサのアーキテクチャを示します。SPARC M7 プロセッサには、8 つのコア・クラスタにグループ化された 32 個の SPARC S4 コアがあります。4 つのメモリ・コントローラ・ユニット（MCU）が搭載され、それぞれが高速リンク経由で Buffer-on-Board (BoB) ASIC に接続されています。BoB には 2 つの DDR4 チャンネルがあり、各チャンネルが 1 つのメモリ DIMM につながっています。1 基の SPARC M7 プロセッサあたり合計で最大 16 枚の DDR4 DIMM がサポートされています。2 基のコプロセッサが各 MCU に関連付けられており、Software in Silicon 機能を提供します。

2つのコヒーレンシ・リンク・クラスタ（CLC）により、8つのコヒーレンシ・リンクおよびスケラビリティ・リンク（CL/SL）が提供され、他の SPARC M7 プロセッサとの接続性とコヒーレンシを可能にします。2つの I/O リンク（IL）が、SPARC M7 プロセッサベース・サーバー内の I/O コントローラ ASIC に接続されています。最大 8 基の SPARC M7 プロセッサを、ロジックを追加することなく単一のグルーレス対称型マルチプロセッシング（SMP）システムに接続できます。より大規模なシステムは、コヒーレンシ切り替えを行うオラクル設計のスイッチ ASIC を使って構築されています。

帯域幅が広くレイテンシの短いオンチップ・ネットワーク（OCN）により、8つの L3 キャッシュ・パーティションが 4つの MCU、I/O およびコヒーレンシ・ゲートウェイに相互に接続され、それぞれが個別のアドレス・セットを処理します。OCN はオンチップおよびオフチップの両方でコヒーレンシを維持します。

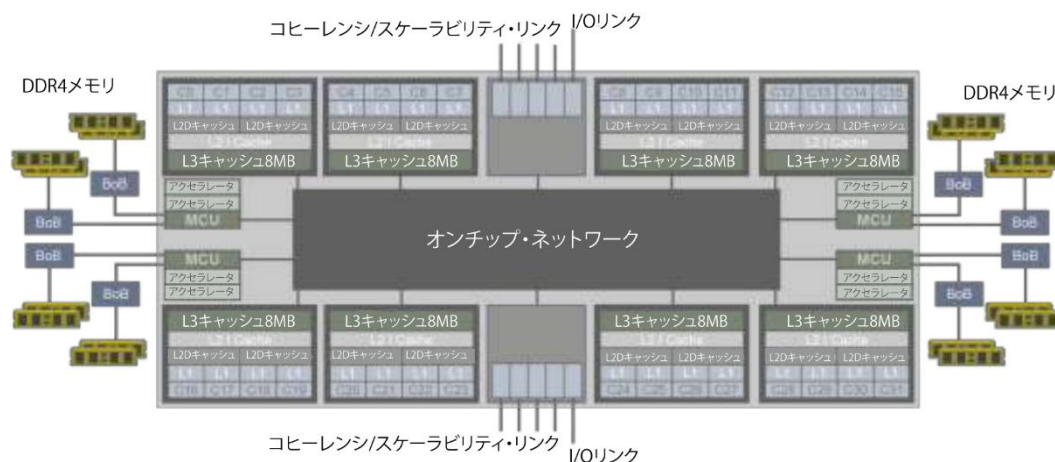


図3：SPARC M7 プロセッサの特長：32個のSPARC S4コア、8つのSPARCコア・クラスタ、4つのメモリ・コントローラ・ユニット（MCU）、8つのデータ分析アクセラレータ（DAX）

SPARC S4 コアおよびキャッシュ・アーキテクチャ

SPARC S4 コアはデュアルイシュー、アウトオブオーダー実行のコアであり、最大 8 つのハードウェア・スレッドをサポートします。ダイナミック・スレディングを実行して、スレッドあたりのパフォーマンスが最大限になるように最適化します。[Critical Threads Optimization（クリティカル・スレッドの最適化）](#)により、コアあたり最大 8 つまでのハードウェア・スレッド（ストランド）をソフトウェアでアクティブ化できます。そうする事により、プロセッサ・ハードウェアがコア・リソースをアクティブなストランドに動的かつシームレスに割り当てます。

SPARC M7 プロセッサでは、4 個の SPARC S4 コアが 1 つの SPARC コア・クラスタに組み込まれており、SPARC コア・クラスタは SPARC M7 プロセッサ 1 基あたり 8 つあります。SPARC コア・クラスタ内の各コアには 16KB L1 の命令キャッシュとデータキャッシュがあります。2 個のコアで 256KB L2 データキャッシュを共有し、4 個のコアで 256 KB L2 の命令キャッシュを共有します。L3 キャッシュは完全に共有され、パーティション化されています。L3 パーティションは 64 バイト・ライン・サイズの 8 ウェイ・セットアソシアティブであり、2 つのアドレスインターリーブ・バンクで構成されます。どの L3 パーティションも、SPARC M7 プロセッサの 32 コアのうちのいずれの要求も処理できます。ホット・キャッシュ・ラインは、パフォーマンスの最適化のため、もっとも近い L3 キャッシュ・パーティションに移されます。

Software in Siliconテクノロジー

ほとんどのプロセッサ・チップの開発では、より高性能で高速な汎用処理に力を注いでいます。数年前、オラクルはインメモリ・データベース機能をチップに直接搭載して、メモリ内のデータをハードワイヤード保護する画期的なプロジェクトを開始しました。オラクルはプロセッサ、システム、およびアプリケーションのレベルでこの革新的な手法を取り入れて、アプリケーション・パフォーマンスを最適化する唯一のベンダーです。SPARC M7 プロセッサではプロセッサ自体に Software in Silicon 機能を組み込むことでこの機能を利用します。

SPARC M7 プロセッサに 8 つのオンチップ・アクセラレータを組み込むことで、インメモリ・データベースのクエリ処理をオフロードし、データ圧縮解凍をリアルタイムで実行します。一方で、暗号化命令アクセラレータは各プロセッサ・コアに直接統合されます。Software in Silicon 機能はこれらを総合して、セキュリティ、パフォーマンス、効率の面で次のような優れたメリットを実現します。

Security in Silicon

- 》Silicon Secured Memory はリアルタイムのデータ整合性チェックにより、ポインタ関連のソフトウェア・エラーとマルウェアを防止します。Silicon Secured Memory によりハードウェア監視にかかるオーバーヘッドが低くなることで、非常にコストのかかるソフトウェアの実装が不要になります。また、Silicon Secured Memory により、アプリケーションの誤ったメモリアクセスまたは不正なメモリへのアクセスを特定して原因を究明し、適切な復旧措置を実行します。
- 》高速暗号化処理機能により、セキュア・コンピューティングで生じることの多いパフォーマンスやコスト面の障壁を排除します。これらの障壁を排除することは、現在の事業運営でますます重要になっています。

SQL in Silicon

- 》DAX によるインメモリ・クエリ・アクセラレーションは、他のプロセッサより最大 10 倍速いパフォーマンスを発揮します。
- 》インライン・データ圧縮解凍機能を使用すると、パフォーマンスを低下させることなく、同じメモリ・フットプリント内に最大 3 倍多くのデータを保存できます。

SPARC M7 プロセッサには、各プロセッサ・コアに組み込まれている暗号化命令アクセラレータ以外にも 8 つの DAX が内蔵されており、それぞれが 4 つのパイプラインまたはエンジンを持っています。このエンジンは 32 の独立したデータ・ストリームを処理し、プロセッサ・コアをオフロードして他の処理を行います。DAX エンジンは圧縮解凍、スキャン、フィルタ、ジョインなどのクエリ機能を処理できます。

この機能を利用するには、Oracle Database 12c とインメモリ・オプション、および Oracle Solaris 11.3 以降が必要です。以降のセクションでは、オンチップ・アクセラレータで実現する Software in Silicon 機能について説明します。

既存のアプリケーションについては、適切な Oracle Solaris ライブラリをプリロードし、テスト環境で検証することにより、リコンパイルしなくても Silicon Secured Memory で使用可能になります。ソフトウェア開発者は Oracle Solaris が提供するオープンな API を使用して、Silicon Secured Memory と DAX テクノロジーを利用できます。

Silicon Secured Memory

SPARC M7 プロセッサの Silicon Secured Memory は、ハードウェア内に動的なポインタ・チェック機能を組み込むことで、業界初のハードウェアベースのメモリ保護を実現します。つまり、メモリ

参照エラーを検出および報告し、メモリ内のデータへの意図しないまたは悪意のあるアクセスを阻止します。

C や C++などの一部のプログラミング言語は、ソフトウェア・エラーで生じるメモリデータ破損に対して以前と変わらず脆弱性があります。この種のメモリ参照のバグは検出が極めて難しく、通常はデータ破損が生じてからかなり時間経過した後でデータの破損に気付くことになります。さらに厄介なことに、データベースとアプリケーションには、数千万もの命令行があり、数千人もの開発者が関わっていることがあります。重要なのは、バッファ・オーバーフローなどのエラーは、組織をリスクにさらしかねないセキュリティ上の脆弱性の主な要因になるということです。

現在のアプリケーションは、大きな共有メモリ・セグメント上で動作する多くのスレッドを使用します。これらのアプリケーションのバグまたはポインタの問題は、極めて予測不可能な動作を引き起こす可能性があり、アプリケーション開発者はトラブルシューティングと原因の究明に大量の時間を費やすことになります。サイレント・データ破損（検知困難なデータ破損）とバッファ・オーバーランは、これら診断が難しい問題のうちの2つです。SPARC M7 プロセッサの Silicon Secured Memory はどちらの問題に対しても、アプリケーション開発者がメモリ参照バグのトラブルシューティングに費やす時間を劇的に短縮します。サイレント・データ破損の場合、Silicon Secured Memory はアプリケーションにより即時に保護処理が実行されるため、コストのかかるリカバリ作業を回避できます。

図4に、サイレント・データ破損の問題を示します。この図では、2つのアプリケーション・スレッド（A と B）が同じメモリ・ロケーションに誤ってアクセスしています。各スレッドがそれぞれアクセスすべきメモリ領域が色分けされていますが、ソフトウェアのプログラミング・エラーは、スレッド A がスレッド B の赤で囲んだ領域に誤って書き込みを行うこと可能にします。。このエラーは通常すぐには見つからず、そのメモリがスレッド B によって読み込まれないと検出されない可能性があります。この場合、スレッド B のデータは、スレッド A によってひそかに破損されていることになり、ほとんどの場合、破損の原因は追跡が非常に困難です。この問題は非常に究明が難しく、通常、重大な結果を招く可能性のあるソフトウェア・バグとして現れます。

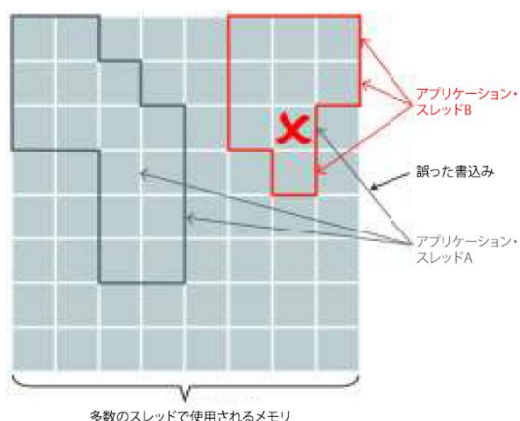


図4：サイレント・データ破損は、2つのスレッドが同じメモリ・ロケーションに誤って書き込みを行ったときに発生

もう1つの問題であるバッファ・オーバーランは、アプリケーション開発で発生する可能性があります。簡潔に言うと、バッファ・オーバーランは、アプリケーションが割当て領域以外の場所に誤ってデータの書き込みを開始したことを示します（図5）。このエラーにより、機密データが他のメモリ・ロケーションに漏れて、アプリケーションでそのことが認識されない可能性があります。

その結果、悪意のあるアプリケーションは合法的にこれらすべての機密データを読み取ることができ、バッファ・オーバーランは甚大なセキュリティ上の被害を引き起こしかねず、今日の世界では、悪意のあるウイルス攻撃という形で見られることがほとんどです。

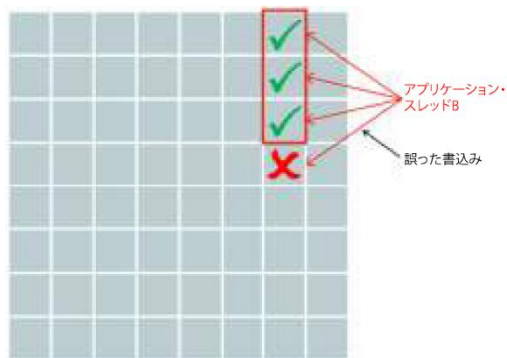


図5：バッファ・オーバーランは、重大なセキュリティ・リスクをもたらす可能性あり

SPARC M7 プロセッサの Silicon Secured Memory は、各（メモリ）ポインタにメモリ・バージョンとしてキーを持たせることで、これらの問題に対処します。メモリ割当て処理の間、ある対応コードがメモリ・バージョンとしてメモリに書き込まれます。ポインタがこのメモリにアクセスすると、キーとコードがハードウェアで比較されます。一致する場合、アクセスは問題ありません。一致しない場合、メモリ参照エラーがあり、即座に検出されます。

暗号化アクセラレーション

セキュリティの強化はかつてないほど重要となっており、SPARC プロセッサとシステムは長年にわたって、プロセッサベースの暗号化アクセラレーションを提供してきました。SPARC M7 プロセッサの 32 コアのそれぞれに、15 種類の業界標準暗号化アルゴリズムと乱数生成を直接サポートする暗号化命令アクセラレータが組み込まれています。高速暗号化は、Oracle Solaris の暗号化フレームワークによってサポートされています。

SPARC M7 プロセッサは、AES、Camellia、CRC32c、DES、3DES、DH、DSA、ECC、MD5、RSA、SHA-1、SHA-224、SHA-256、SHA-384、および SHA-512 などのサポート対象アルゴリズムを使用して暗号化を実装したハードウェアにアクセスできます。コプロセッサとしてではなく適切なパイプライン自体に暗号化処理が実装されています。この方法では、ハードウェアベースの暗号をより効率的に実装でき、特権レベルでの変更が不要になるため、暗号化アルゴリズムの計算が大幅に効率化されます。また、命令パイプライン自体に実装された各種暗号化アルゴリズムを、データベース運用ではるかに効率的に利用できます。SPARC M7 プロセッサに組み込まれた暗号化機能を Oracle スタックのすべての階層で使用することにより、パフォーマンスをほとんど低下させることなく、データ・セキュリティを大幅に向上させます。

インメモリ・クエリ・アクセラレーション

インメモリ・クエリ・アクセラレーションは、高速分析応答を主要な設計方針として使用し作成された Oracle Database In-Memory と連携するよう設計されました。データをデータベースに保存し、アクセスする従来の方法では、行形式が採用されます。この方法は、頻繁な挿入と更新を対象としているトランザクション・ワークロード、およびレポート形式のクエリに有効です。しかし、分析の実行にもっとも適しているのは列形式です。Oracle Database In-Memory では、OLTP 処理用の行

形式と分析処理用の列形式の両方を備えた二重形式のアーキテクチャを実現できます。¹

Oracle Database In-Memory は、データをインメモリのカラムストア（列形式）に保存します。インメモリ列に保存されているデータに対して、一連の圧縮アルゴリズムが自動的に実行されるため、ストレージの使用量が節約されます。さらに、クエリを実行すると、データを圧縮形式のままスキャンおよびフィルタリングするため、データを圧縮解凍する必要がありません。図 6 に示すように、インメモリのカラムストアには In-Memory Compression Unit (IMCU) が作成されています。インメモリの列形式データはこのようなより小さな IMCU に断片化されるため、データ全体を対象とするクエリを並列で実行できます。

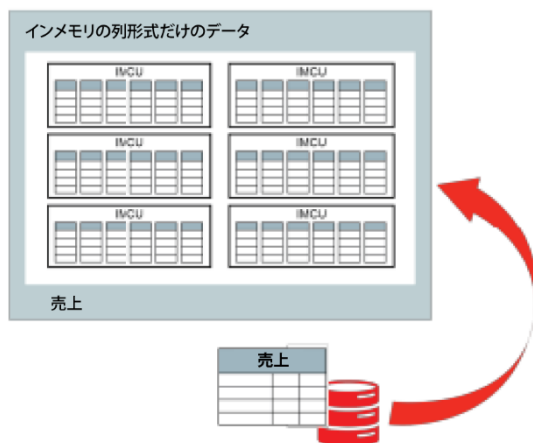


図 6：インメモリの列形式データが小さな IMCU に断片化されるため、並列処理が可能

SPARC M7 プロセッサのコアがデータベースのクエリを受信すると、クエリはオンチップ・アクセラレータにオフロードされます。高速化されたデータベース処理は次のとおりです。

- 》選択：フィルタリングにより列を減らす
- 》スキャン：検索（“where”句）
- 》抽出：圧縮解凍
- 》変換：参照により大/小の結合を高速化する

クエリがオフロードされると、コアは解放されて、より高レベルの SQL 関数のような他のジョブを再開できます。一方、アクセラレータはクエリを実行し、その結果を L3 キャッシュに配置して、コアによる高速アクセスを可能にします。クエリが完了したことが関連コアに伝わると、結果が取得されます。

このクエリのオフロード・メカニズムの利点には、処理の高速化以外にも、各 SPARC M7 プロセッサ内の 32 のアクセラレータ・エンジンによって促進される大規模並列化があります。プロセッサ内の 32 の各コアは、これらすべてのアクセラレータ・エンジンにアクセスでき、これらを同時に使用することで、1 つのクエリを完全に並列実行できます。このパラレル化の仕組みはプロセッサによって実現され、アプリケーション・コードやデータベースを使わずにどのような処理も追加で実行できます。アクセラレータは SPARC M7 プロセッサの超高帯域幅のインタフェースにより、メモリ・サブシステムから直接データ・ストリームを取り込みます。その結果、インメモリ・データに関するクエリは、プロセッサ・コアに接続するキャッシュ・アーキテクチャによって制御される

¹ インメモリ・クエリ・アクセラレーションは、以下を前提として SPARC T7 サーバーと M7 サーバーでサポートされます。
Oracle Solaris 11.3 以降および Oracle Database 12c 12.1.0.2 バンドル・パッチおよびインメモリ・オプション

のではなく、メモリ・インタフェースによって決まる速度で実行できます。

インライン圧縮解凍

圧縮は、より多くのデータをメモリとストレージに保存する上で非常に重要なカギとなります。圧縮解凍の速度は、通常、書き込みよりも読み込みの方が多いデータベース・アプリケーションではもっとも重要です。今日のプロセッサの圧縮解凍の性能はディスク・アクセスに対しては十分ですが、フラッシュ・メモリに対して低く、インメモリ・データベース・アプリケーションに対しては大きなボトルネックになっています。

この課題に対応するために、SPARC M7 プロセッサの DAX にはインライン圧縮解凍がクエリ処理に不可欠なステップとして実装されています。アクセラレータはデータの圧縮解凍とクエリ機能を 1 つのステップで実行するため、複数回の読み込みと書き込みが不要になります。その結果、ペナルティが発生せず、インライン圧縮解凍は 120GB/秒超のメモリ速度で実行できます。圧縮解凍シーケンスは次の順序で実行されます。

- 》プロセッサ・コアがクエリ処理をアクセラレータにオフロードし、アクセラレータは完全圧縮データを読み込みます（OZIP 圧縮を使用）。
- 》アクセラレータは、追加の読み込みまたは書き込み処理を行うことなく、1 つのステップでデータをそのまま圧縮解凍し、クエリを評価します。
- 》プロセッサ・コアは、最終的な結果を圧縮解凍済みデータとして書き込みます。

SPARC M7プロセッサベースのサーバー・ファミリの概要

SPARC M7 プロセッサベースのサーバーは、高いレベルのセキュリティ、パフォーマンス、効率性が求められるクラウド・インフラストラクチャ用に設計されています。SPARC サーバーは、データベース、Java、ミドルウェア、エンタープライズ・アプリケーションに最適で、比類ないスループット・パフォーマンスとメモリ帯域幅を提供します。このサーバー製品ファミリは 1~16 基の SPARC M7 プロセッサをサポートし、非常に多様なアプリケーション、機能、容量に対応します。

このサーバー・ファミリに共通する新しいハードウェア機能は次のとおりです。

- 》SPARC M7 32 コア 4.13GHz プロセッサ（Software in Silicon 機能搭載）
- 》16GB および 32GB DDR4-2133 メモリ DIMM
- 》PCIe 3.0 x16 レーン 対応拡張スロット
- 》NVM Express（NVMe）フラッシュ・デバイスのサポート
- 》オンボード 12Gb/秒 SAS3 I/O コントローラ（SPARC T7-1、T7-2、および T7-4 サーバー）
- 》内蔵 USB（eUSB）ストレージ・デバイスで InfiniBand ネットワーク経由の起動をサポート

メモリ・サブシステム

各 SPARC M7 プロセッサで 8 つの Buffer-on-Board（BoB）ASIC を介して最大 16 枚の DDR4 メモリ DIMM がサポートされ、プロセッサあたり最大 512GB のメモリが 16 枚の 32GB DIMM でサポートされています。4.13GHz SPARC M7 プロセッサのメモリ帯域幅は 333GB/秒です。ハーフおよびフル・メモリ構成がサポートされます。構成ポリシーの詳細については、モデル別のセクションで後述します。

メモリ DIMM によって提供され、個々の SPARC M7 プロセッサによって制御される物理アドレス空間は、パフォーマンスを最大化するためにインターリーブされます。ハーフ・メモリ構成は 8 ウェイ

でインターリーブされ、プロセッサあたり 16 枚の DIMM を持つフル・メモリ構成は 16 ウェイでインターリーブされます。SPARC M7 プロセッサは、15 ウェイのインターリーブ構成もサポートします。16 ウェイから 15 ウェイへの切り替えは動的に実行されます。この機能は、DIMM スペアリングという新しい可用性機能の基盤であり、SPARC M7 プロセッサベースのサーバーで初めて導入されました。DIMM スペアリングは DIMM 交換サービス作業の必要性を軽減し、システムのアップタイムを向上させます。

DIMM スペアリングは障害の発生した DIMM を構成から外す機能であり、この機能により計画外のシステム中断が回避されます。各 DIMM の容量の 1/16 を未使用状態にすることで、問題のある DIMM を取り除き、その内容を残し 15 枚の DIMM に再マッピングすることができます。DIMM に障害が発生したと判断されると、アプリケーション・サービスを中断することなく、DIMM スペアリングが自動的に実行されます。このプロセスの間、システム・メモリ容量は変更されず、エラー保護は DIMM スペアリングの実行後もそのまま維持されます。システムは、容量を失うことも障害のリスク増加にさらされることもなく、処理を実行し続けます。その結果、システムを停止してハードウェアの保守を行う必要がなくなります。実際の DIMM の交換プロセスは、同じメモリ・バンク内の 2 枚目の DIMM を交換する必要が生じるまで待つことができます。

DIMM スペアリングは、フル・メモリ構成（プロセッサあたり 16 枚の DIMM）の SPARC M7 プロセッサベース・サーバーで有効です。DIMM スペアリングは、ハーフ・メモリ構成ではサポートされません。推奨ではありませんが、フル・メモリ構成で DIMM スペアリングを無効にすることは可能です。

I/Oサブシステム

SPARC T7 サーバーと M7 サーバーは、同じ基本 I/O サブシステムを共有しています。各 SPARC M7 プロセッサが、I/O リンク（IL）経由で 1 つまたは 2 つの I/O コントローラ ASIC に接続されています。SPARC M7 プロセッサおよび I/O コントローラ ASIC 内には 2 つの IL があります。

SPARC M7 プロセッサおよび使用中の I/O コントローラ ASIC 間の接続には 2 種類の実装方法があります。SPARC T7-1、M7-8、および M7-16 サーバーの場合、各 SPARC M7 プロセッサは両方の IL を使って 1 つの I/O コントローラ ASIC に接続されます。SPARC T7-2 サーバーと T7-4 サーバーは、プロセッサまたは IL の 1 つが使用できなくなった場合でも、2 つの I/O コントローラ ASIC（および PCIe デバイス）に接続できるよう、クロスオーバー接続スキームを利用します。クロスオーバー接続の場合、プロセッサの 1 つの IL が 1 つの I/O コントローラに接続し、もう一方の IL が別の I/O コントローラに接続します。詳細については、モデル別の以降のセクションを参照してください。

I/OコントローラASIC

PCIe インフラストラクチャは、I/O コントローラ ASIC によって提供され、ASIC ごとに 72GB/秒の集約帯域幅で 5 つの PCIe 3.0 ルート・コンプレックスが提供されます。I/O コントローラ ASIC は PCIe ファブリック全体をホストするため、プロセッサが追加または取り外されても、PCIe ファブリックはそのまま維持されます。その結果、PCIe デバイス・バスは変更されません。これはデバイスへの接続が、I/O コントローラ ASIC が提供するルート・コンプレックス内で固定されているためです。SPARC M7 プロセッサベース・サーバーで使用される I/O コントローラ ASIC は、次に示すような優れた革新性をもたらします。

- 》 2 つの x16 I/O リンクが SPARC M7 プロセッサに接続し、各リンクは 2 つの x8 接続で構成されます。
- 》 各 x8 I/O リンク接続で 1 つのレーンの障害がサポートされます。
- 》 各 I/O リンクがハードウェア・キャッシュ・コヒーレンシに関与します。
- 》 デュアルホスト・プロセッサのフェイルオーバーが SPARC T7-2 サーバーと T7-4 サーバーで使

用されます。

》SR-IOV に準拠しています。

》DMA ストリーム単位でアドレス変換が行われます。

》DMA ストリーム単位でパケットの緩やかな順序付けが行われます。

》4 つの PCIe 3.0 x16 ポートがあります。これらのポートは 4 つに分岐可能で、1 つの x16 PCIe ポート、4 つの x4 PCIe ポート、または 2 つの x8 PCIe ポートとして実装できます。

》1 つの PCIe 3.0 x8 ポートがあります。このポートは 2 つに分岐可能で、1 つの x8 PCIe ポートまたは 2 つの x4 PCIe ポートとして実装できます。

》5 つの PCIe 3.0 ポートのそれぞれが、独立したルート・コンプレックスです。

NVM Expressテクノロジー

SPARC M7 プロセッサベースのサーバーは、NVM Express (NVMe) として知られる新しいフラッシュ・ストレージ・テクノロジーに対応しています。NVMe 仕様は、ソリッド・ステート・ドライブ (SSD) 用に最適化した PCIe ベースのインタフェースを定義します。NVMe ベースの SSD は不揮発性メモリを利用して、SAS または SATA ベースの SSD よりも短いレイテンシと優れたスループット・パフォーマンスの両方を実現します。NVMe は PCIe 信号を利用してドライブあたり 8GT/秒、x4 インタフェースを実現し、ドライブへの約 4GB/秒の全二重通信を可能にします。

SPARC M7 プロセッサベースのサーバーすべてが Oracle Flash Accelerator F160 PCIe カード (ロープロファイル PCIe カード上の NVMe ベースの SSD デバイス) に対応しています。SPARC T7-1、T7-2、および T7-4 サーバーでは、SAS ベースの HDD と SSD にも対応可能な一部のドライブ・ベイに内部 2.5 インチ・スモール・フォーム・ファクタ (SFF) NVMe SSD を搭載できます。SFF NVMe ドライブを使用する場合、工場出荷時に構成済みの NVMe PCIe スイッチ・カードとケーブルが必要です。スイッチ・カードは x8 PCIe 3.0 インタフェースを使用し、最大 4 つの x4 ダウンストリーム・リンク (NVMe ドライブあたり 1 つ) に対してファンアウトおよび電氣的なリタイミング機能を提供します。

NVMe デバイスはホット・プラグ対応ですが、OS 固有のホット・プラグ・プロシージャに従う必要があります。管理者は `nvmeadm` コマンドを使用して、ドライブ状態とファームウェア・レベルの表示、温度のチェック、エラー・ログの取得、SMART データへのアクセスを行うことができ、また Secure Erase (完全消去) やローレベル・フォーマットも実行できます。

内蔵USBストレージおよびOracle Solarisブート・プール

SPARC M7 プロセッサベースのサーバーは、より多様なデバイスから起動可能な新しいブート・プロセスに対応しています。従来のブート・プロセスの場合、システム・ファームウェアがブート・デバイスにアクセスできる必要があります。そのため、InfiniBand 経由のネットワーク・ブートなどはこれまでサポートされていませんでした。

新しい Oracle Solaris のブート・プロセスでは、ブート・プールという新しい概念が取り入れられています。ブート・プールは、ブート・アーカイブの格納に使用するブート・デバイスです。SPARC M7 プロセッサベースのサーバーでは、1 つ以上の内蔵 USB (eUSB) ストレージ・デバイスをグループ化してブート・プールを形成し、OpenBoot PROM ファームウェアによるブート・プールへのアクセスを可能にします。eUSB ストレージは、工場出荷時にシステムに組み込まれる内部 USB フラッシュ・メモリ・デバイスです。SPARC T7-1、T7-2、および T7-4 サーバーには 1 つの eUSB デバイスが内蔵されています。SPARC M7-8 サーバーと M7-16 サーバーでは、CPU、メモリ、I/O ユニッ

ト (CMIOU) シャーシ・ボードごとに 1 つの eUSB デバイスが組み込まれているため、ブート・プールを複数の eUSB ストレージ・デバイス上に構成することができます。

ローカル・ブート・プールが存在することで、OpenBoot PROM ファームウェアはブート・アーカイブをロードしてから、iSCSI over IP over InfiniBand (iSCSI over IPoIB) を使ってルート・プールに root ファイル・システムをマウントできます。SPARC M7 プロセッサベース・サーバーの新しいブート・プロセスにはフォールバック・メカニズムも採用されており、eUSB ベースのブート・アーカイブが使用できない場合にこのメカニズムを使うことができます。ブート・アーカイブはシステム・サービス・プロセッサ (SP) のフラッシュ・メモリ内にあります。このブート・アーカイブは工場出荷時に SP 内にロードされ出荷されますが、他のブート方法が使えない場合にのみ使用することを目的としています。

PCIeアダプタ・カード

SPARC M7 プロセッサベースのサーバーは、PCIe 3.0 x8 拡張カード・スロットと x16 拡張カード・スロットの両方を搭載しています。サポートされているオプションと要件はサーバー・モデルによって異なります。リリース時にオラクルから入手可能なアダプタ・カードは次のとおりです。

- 》デュアル 16Gb ファイバ・チャネル HBA
- 》デュアル 8Gb ファイバ・チャネル HBA
- 》Sun Dual Port GbE PCIe 2.0 ロープロファイル・アダプタ、MMF
- 》Sun Quad Port GbE PCIe 2.0 ロープロファイル・アダプタ、UTP
- 》Sun Dual Port 10GBase-T アダプタ
- 》Sun Dual Port 10GbE SFP+PCIe 2.0 ロープロファイル・アダプタ
- 》SAS 3.0 - 8 ポート (2x4) 12Gb 外部 LP
- 》Oracle Dual Port QDR InfiniBand Adapter M3

SPARC T7-1、T7-2、およびT7-4サーバー

SPARC T7-1、T7-2、および T7-4 サーバーは画期的なセキュリティとパフォーマンスを発揮しながら、信頼性を最大限に高め、電力消費と複雑さを最小限に抑えるように設計されています。これらのシステムは、システム間のフェイルオーバーに対応したアプリケーションでシステムを複製することで高可用性を実現するスケールアウト・アプリケーションに最適です。共通の共有コンポーネントとサブシステムを備えた SPARC T7-1、SPARC T7-2、および SPARC T7-4 の各サーバーでは個別の設計を採用して、システムをその特定の設計ポイントと機能に合わせて最適化しています。これらのサーバーの特長は、シャーシ、コンポーネント、サブアセンブリの堅牢な設計、機能強化されたシステムとコンポーネントの保守性、最小限のケーブル配線によるエアフローの最大化です。

- 》SPARC T7-1 サーバーは、シングルプロセッサのエントリ・モデルですが、256 のハードウェア・スレッドおよび 512GB のメモリにより、従来のデュアルプロセッサ搭載サーバーよりも優れた性能を発揮します。SPARC T7-1 サーバーは、このサーバー・ファミリの全モデルと同様に、Silicon Secured Memory によるセキュアな処理、インメモリ・データベース・クエリの高速化とインライン圧縮解凍による高パフォーマンスなど、一連の Software in Silicon 機能を備えています。

- 》SPARC T7-2 サーバーは、SPARC T7-1 サーバーに比べて容量が 2 倍で、より多くのリソースを提供します。デュアルプロセッサ SPARC T7-2 サーバーには、プロセッサと I/O コントローラ ASIC 間の革新的なクロス接続、SAS デュアルコントローラ、オプションのデュアル NVMe PCIe スイッチ（内部 NVMe SSD 用）などの可用性機能も搭載されています。
- 》SPARC T7-4 サーバーの場合、フロントアクセス可能なプロセッサ・モジュールに最大 4 基のプロセッサを搭載できます。2 基のプロセッサからなるエントリ構成は、必要に応じて容易に 4 基に拡張できます。SPARC T7-4 サーバーは、多数の専用 PCIe ルート・コンプレックスでサポートされている個別のホット・プラグ対応 PCIe カードも提供しており、仮想化プライベート・クラウドにワークロードを統合するのに最適なサーバーとなっています。

SPARC T7-1サーバー

エントリ・モデルの SPARC T7-1 サーバーは、2U エンクロージャ内に 1 基の SPARC M7 プロセッサを搭載しています。標準機能として、8 個のオンボード・メモリ DIMM スロットが搭載されており、オプションのデュアル・メザニン・カード（メモリ・ライザー）で合計 16 個まで拡張できるため、最大 512GB のシステム・メモリを使用できます。図 7 に、SPARC T7-1 サーバーの前面図と背面図を示します。SPARC T7-1 サーバーには、システム背面からアクセス可能なロープロファイル PCIe 3.0 拡張スロットが 6 個あります。

8 つの 2.5 インチ・スモール・フォーム・ファクタ（SFF）フロントローディング・ドライブベイはすべて、オンボード 12Gb/秒 SAS コントローラ（RAID 0/1/10 または 1E 保護）でサポートされています。Oracle Solaris ZFS はより高いレベルの RAID に対応しています。工場出荷時構成オプションを使用すると、最大 4 台の 2.5 インチ SFF NVMe SSD をサポートできます。このオプションでは、NVMe PCIe スイッチ・カードが PCIe スロット番号 3 に取り付けられ、ドライブ・ケージに内部配線されます。SAS ドライブと NVMe ドライブの混在は可能です。SPARC T7-1 サーバーには他にも以下の標準機能があります。

- 》フロントローディング DVD ドライブ（オンボード USB-SATA でサポート）。
- 》10GBASE-T Ethernet ポート（RJ45）x4（背面、デュアル・オンボード NIC 経由）。
- 》1000W、200～240VAC のホット・スワップ対応 N+N 電源装置（PSU）x2（背面）。
- 》トップローディング・ホット・スワップ対応ファン・モジュール x4（それぞれにデュアル二重反転ファンあり）。
- 》デュアル USB 2.0 ポート（前面）、デュアル USB 3.0 ポートと VGA ビデオ・ポート（HD15）（背面）。



図 7：SPARC T7-1 サーバーの前面図と背面図

図 8 に、SPARC T7-1 サーバーのブロック図を示します。SPARC M7 プロセッサはオンボード・メモリ・スロットおよびオプションのメモリ・ライザーに接続して、最大 16 個の DDR4 DIMM スロット

をサポートします。SPARC M7 プロセッサは、PCIe ルート・コンプレックスを提供する I/O コントローラ ASIC に直接接続します。オプションの NVMe PCIe スイッチ・カードにより、最大 4 台の 2.5 インチ NVMe デバイスを 4 つの SFF ドライブ・ベイの中央に配置できます。サービス・プロセッサ（SP）上で動作する Oracle Integrated Lights Out Manager（Oracle ILOM）リモート・コンソールにより、リモート・キーボード、ビデオ、およびマウス（rKVM）機能が提供されます。SP との通信のため、個別のシリアル（RJ45）および Ethernet（100BASE-T、RJ45）管理ポートが備わっています。また、オンボード 10GBASE-T ネットワーク・ポートを使って（サイドバンド機能を有効にした状態で）、最大 10Gb/秒の速度で SP に接続することもできます。6 個の PCIe スロットのうち 2 個（番号 3 と 4）は、隣接するスロット（それぞれ番号 2 と 5）が空のときには x16 接続が可能です。

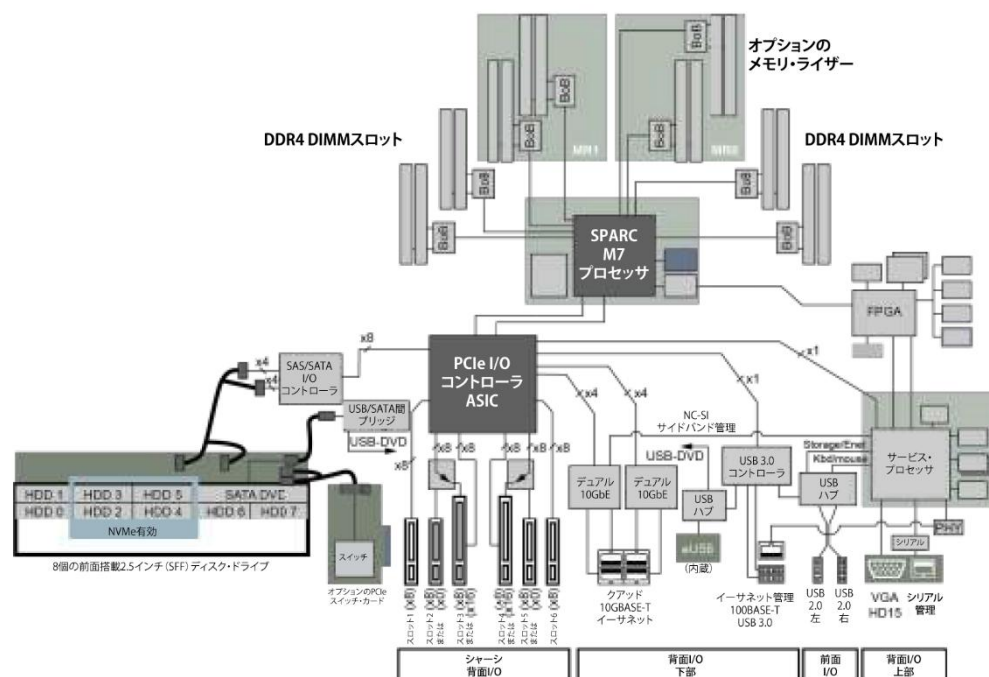


図 8：SPARC T7-1 サーバーは 1 基の 32 コア SPARC M7 プロセッサと I/O コントローラ ASIC を搭載

表 3 に、SPARC T7-1 サーバーの I/O コントローラ ASIC 上の 5 つのルート・コンプレックスを PCIe デバイスで共有する仕組みを示します。

表 3：SPARC T7-1 サーバーのルート・コンプレックス対応表

ルート・コンプレックス	ターゲット	速度
ルート・コンプレックス0	PCIe スロット6	x8
	SAS/SATA I/O コントローラ	x8
ルート・コンプレックス1	PCIe スロット4	x8 または x16
	PCIe スロット5	x8 または x0
ルート・コンプレックス2	デュアル 10GbE	x4
	デュアル 10GbE	x4
	USB 3.0 コントローラ	x4 ポートの x1
	サービス・プロセッサ（オンボード・グラフィックス）	x4 ポートの x1
ルート・コンプレックス3	PCIe スロット2	x8 または x0
	PCIe スロット3	x8 または x16
ルート・コンプレックス4	PCIe スロット1	x8

SPARC T7-2サーバー

SPARC T7-2 サーバーは、3U ラックマウント型エンクロージャに 2 基の SPARC M7 プロセッサを搭載しています。最大 1TB のサーバー・メモリが 8 枚のライザー・カードにマウントされ、それぞれに 2 枚または 4 枚のメモリ DIMM があります。図 9 に、SPARC T7-2 サーバーの前面図と背面図を示します。SPARC T7-2 サーバーには、システム背面からアクセス可能なロープロファイル PCIe 3.0 拡張スロットが 8 個あります。

6 つの 2.5 インチ SFF フロントローディング・ドライブベイが、2 つのオンボード 12Gb/秒 SAS コントローラ（各コントローラで 2 台および 4 台のドライブを割り当て）でサポートされています（RAID 0 および 1 保護あり）。SAS コントローラと 4 つのドライブ・ベイで RAID 10 または 1E もサポートできます。Oracle Solaris ZFS はより高いレベルの RAID に対応しています。工場出荷時構成オプションを使用すると、最大 4 台の 2.5 インチ SFF NVMe ドライブをサポートできます。このオプションでは、NVMe PCIe スイッチ・カードがドライブ・ケージに内部配線されています。次のオプションを選択すると、SAS ドライブと NVMe ドライブの混在が可能です。

- 》 **NVMe PCIe スイッチ・カード x1**。スイッチ・カードが PCIe スロット番号 1 に搭載されて、4 つすべての NVMe 対応ドライブ・ベイ（上部 4 つのドライブ・ベイ）をサポートします。
- 》 **NVMe PCIe スイッチ・カード x2**。スイッチ・カードが PCIe スロット番号 1 と 2（別々のルート・コンプレックス）に搭載されて、それぞれ 2 つの NVMe 対応ドライブ・ベイをサポートします。

SPARC T7-2 サーバーには他にも以下の標準機能があります。

- 》 フロントローディング・DVD ドライブ（オンボード USB-SATA ブリッジでサポート）。
- 》 10GBASE-T Ethernet ポート (RJ45) x4（背面、デュアル・オンボード NIC 経由）。
- 》 2000W、200~240VAC のホット・スワップ対応 N+N PSU x2（背面）。
- 》 トップローディング・ホット・スワップ対応ファン・モジュール x6。
- 》 デュアル USB 2.0 ポート（前面）、デュアル USB 3.0 ポート（背面）。
- 》 VGA ビデオ・ポート (HD15) x1（背面）。

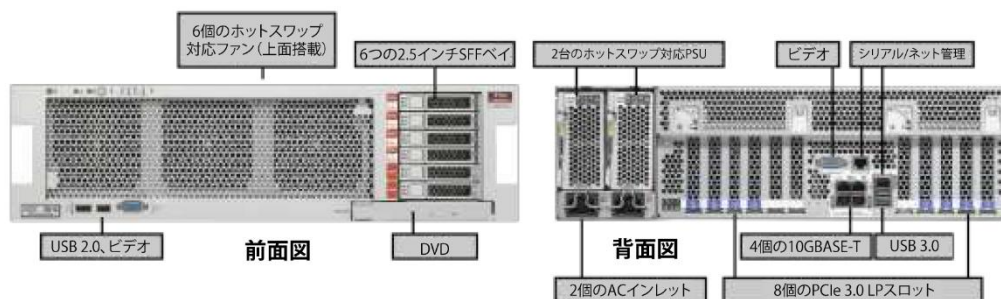


図 9 : SPARC T7-2 サーバーの前面図と背面図

図 10 に、SPARC T7-2 サーバーのブロック図を示します。SPARC M7 プロセッサの 2 個のソケットがメモリ・ライザーに接続して、最大 32 個の DDR4 DIMM スロット（プロセッサ・ソケットあたり 16

サービス・プロセッサ（SP）上で動作する Oracle ILOM リモート・コンソールにより、リモート・キーボード、ビデオ、およびマウス（rKVM）機能が提供されます。SP との通信のため、個別のシリアル（RJ45）および Ethernet（100BASE-T、RJ45）管理ポートが備わっています。また、オンボード 10GBASE-T ネットワーク・ポートを使って（サイドバンド機能を有効にした状態で）、最大 10Gb/秒の速度で SP に接続することもできます。

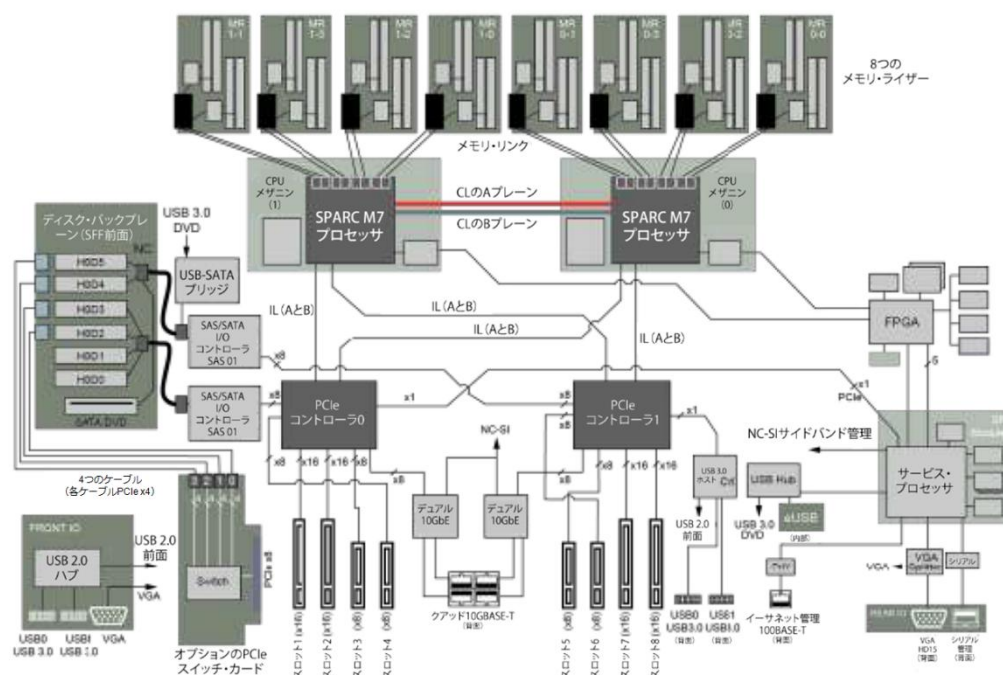


表 4 に、各 I/O コントローラ上のルート・コンプレックスを PCIe デバイスで共有する仕組みを示します。

表 4: SPARC T7-2 サーバーの I/O コントローラとルート・コンプレックスの対応表

I/Oコントローラ	ルート・コンプレックス	ターゲット	PCIe速度
I/Oコントローラ0	ルート・コンプレックス0	SAS/SATA I/Oコントローラ PCIeスロット4	x8 x8
	ルート・コンプレックス1	PCIeスロット3 デュアル10GbE	x8 x8
	ルート・コンプレックス2	PCIeスロット2	x16
	ルート・コンプレックス3	PCIeスロット1	x16
	ルート・コンプレックス4	サービス・プロセッサ（オンボード・グラフィックス）	x4ポートのx1
I/Oコントローラ1	ルート・コンプレックス0	SAS/SATA I/Oコントローラ PCIeスロット6	x8 x8
	ルート・コンプレックス1	PCIeスロット8	x16
	ルート・コンプレックス2	PCIeスロット7	x16
	ルート・コンプレックス3	デュアル10GbE PCIeスロット5	x8 x8
	ルート・コンプレックス4	USBコントローラ	x4ポートのx1

SPARC T7-4サーバー

SPARC T7-4 サーバーでは、5U ラックマウント型エンクロージャに 4 基の SPARC M7 プロセッサおよび最大 2TB のメモリを搭載しています。図 11 に、SPARC T7-4 サーバーの前面図と背面図を示します。このサーバーには、PCIe 3.0 の x8 および x16 拡張スロットがそれぞれ 8 個ずつ搭載されており、これらのスロットには、システムの背面からアクセス可能なホット・プラグ対応 PCIe キャリアが装着されています。

8 つの 2.5 インチ SFF フロントローディング・ドライブベイは、2 つのオンボード 12Gb/秒 SAS コントローラ（RAID 0/1/10 または 1E 保護）で均等に分割されます。Oracle Solaris ZFS はより高いレベルの RAID サポートを提供します。SAS HDD と SAS SSD のほか、工場出荷時構成オプションを使用すると、最大 8 台の 2.5 インチ SFF NVMe SSD ドライブをサポートできます。このオプションでは、最大 2 枚の NVMe PCIe スイッチ・カードがドライブ・ケージに内部配線されています。各 NVMe PCIe スイッチ・カードにより、4 つのドライブ・ベイで NVMe ドライブをサポートできます。SAS ドライブと NVMe ドライブの混在は可能です。

SPARC T7-4 サーバーには他にも以下の標準機能があります。

- 》10GBASE-T Ethernet ポート（RJ45）x4（背面、デュアル・オンボード NIC 経由）。
- 》以下の PCIe ロープロファイルのホット・プラグ対応キャリア I/O スロット x16（4 つの I/O コントローラ ASIC でサポート）。
 - 》PCIe 3.0 x8 スロット x8
 - 》PCIe 3.0 x16 スロット x8
- 》3000W、200～240VAC のホット・スワップ対応 N+N 冗長 PSU x4（前面）。
- 》ホット・スワップ対応ファン・モジュール x5。
- 》ローカル・キーボード（前面 USB、背面 USB、ビデオ）、リモート・キーボード、ビデオ、およびマウス（KVM）機能。
- 》別々のシリアルポートおよびネットワーク管理ポートでオンボード・サービス・プロセッサと通信。

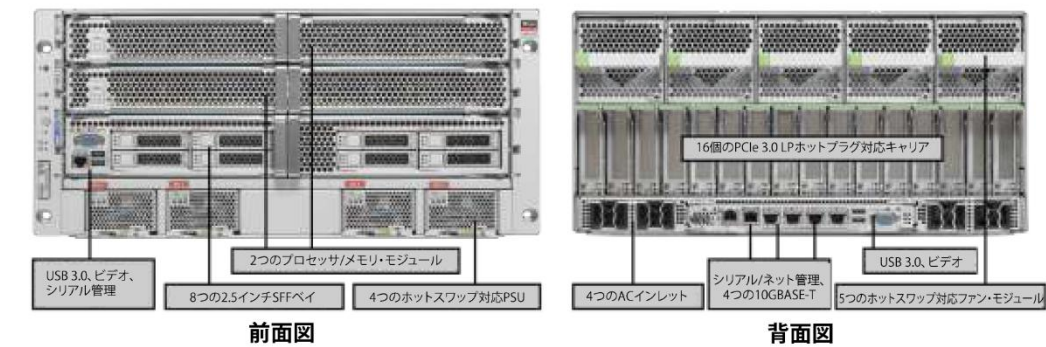


図 11 : SPARC T7-4 サーバーの前面図と背面図

図 12 に、SPARC T7-4 サーバーのブロックレベルの図を示します。最大 2 つの専用プロセッサ/メモリ・モジュールそれぞれが 2 個の SPARC M7 ソケットと 32 個の DDR4 DIMM スロット（プロセッサ・ソケットあたり 16 個の DIMM スロット、サーバーあたり 64 個の DIMM スロット）を提供します。各プロセッサ・ソケットのコヒーレンシ・リンクを他のプロセッサ/メモリ・モジュールのプロセッサ・ソケットにミッドプレーンで冗長接続します。冗長 IL は各プロセッサ・ソケットを 4 つの I/O コントローラの 2 つに接続します。4 つの I/O コントローラが、システム内のすべての PCIe スロットに対して PCIe ルート・コンプレックスを提供し、大きな I/O 能力を実現します。SAS HDD、SAS SSD、または NVMe SSD はどのドライブ・ベイにも取り付けることができます。重要なのは、オプションの NVMe PCIe スイッチ・カードがシステムのシャーシ背面のホット・プラグ対応 PCIe キャリア・スロットを使用することはないため、追加の I/O に対してより多くの容量が生まれることです。

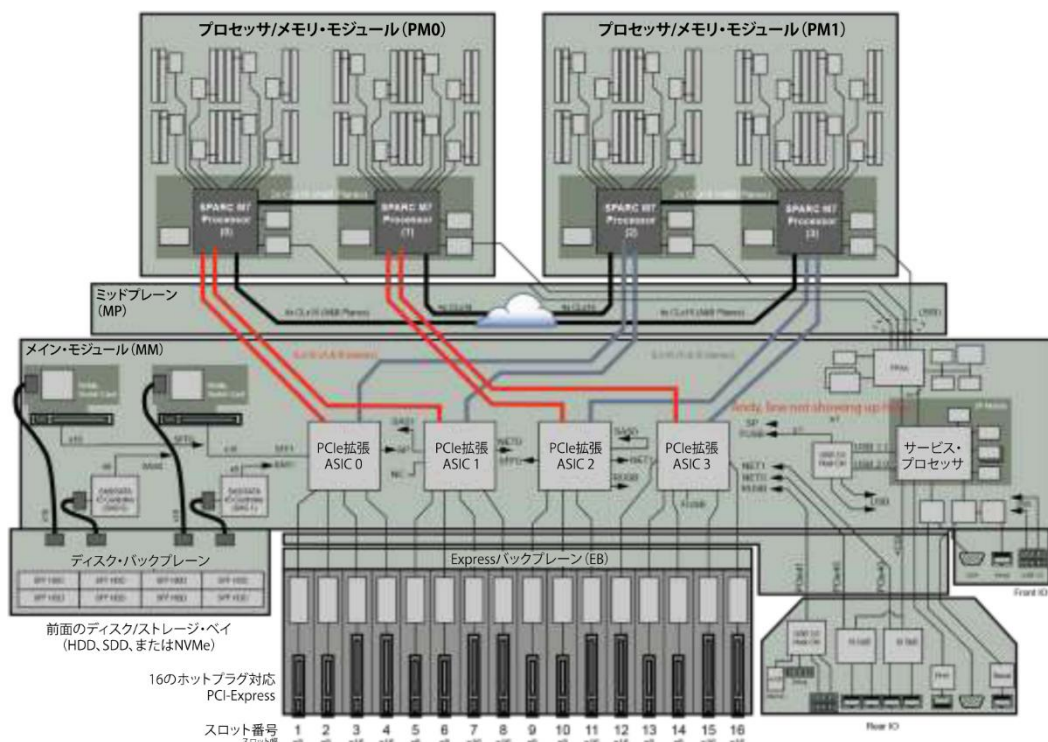


図 12：SPARC T7-4 サーバーは、2 つのデュアルプロセッサ/メモリ・モジュールと 4 つの I/O コントローラ ASIC を搭載

表 5 に、4 つの I/O コントローラのルート・コンプレックスを PCIe デバイスで共有する仕組みを示します。

表 5: SPARC T7-4 サーバーの I/O コントローラとルート・コンプレックスの対応表

I/O コントローラ	ルート・コンプレックス	ターゲット	PCIe 速度
I/O コントローラ 0	ルート・コンプレックス 0	PCIe スロット 1 PCIe スロット 2	x8 x8
	ルート・コンプレックス 1	NVMe PCIe スイッチ・カード・スロット	x16
	ルート・コンプレックス 2	PCIe スロット 4	x16
	ルート・コンプレックス 3	PCIe スロット 3	x16
	ルート・コンプレックス 4	サービス・プロセッサ 前面 USB 3.0 コントローラ	x4 ポートの x1 x4 ポートの x1
I/O コントローラ 1	ルート・コンプレックス 0	PCIe スロット 5 PCIe スロット 6	x8 x8
	ルート・コンプレックス 1	SAS/SATA I/O コントローラ	x16
	ルート・コンプレックス 2	PCIe スロット 8	x16
	ルート・コンプレックス 3	PCIe スロット 7	x16
	ルート・コンプレックス 4	デュアル 10GbE	x8
I/O コントローラ 2	ルート・コンプレックス 0	PCIe スロット 9 PCIe スロット 10	x8 x8
	ルート・コンプレックス 1	デュアル 10GbE	x8
	ルート・コンプレックス 2	NVMe PCIe スイッチ・カード・スロット	x16
	ルート・コンプレックス 3	PCIe スロット 11	x16
	ルート・コンプレックス 4	背面 USB 3.0 コントローラ	x4 ポートの x1
I/O コントローラ 3	ルート・コンプレックス 0	PCIe スロット 13 PCIe スロット 14	x8 x8
	ルート・コンプレックス 1	PCIe スロット 12	x16
	ルート・コンプレックス 2	PCIe スロット 16	x16
	ルート・コンプレックス 3	PCIe スロット 15	x16
	ルート・コンプレックス 4	接続されていない	N/A

SPARC M7-8 サーバーと M7-16 サーバー

SPARC M7-8 サーバーと M7-16 サーバーは、最新のクラウド・インフラストラクチャ用に設計されています。ミッションクリティカルな大規模コンピューティング環境にふさわしい運用効率、信頼性、スケーラビリティを必要とするデータベースと商用アプリケーションに理想的です。SPARC M7-16 サーバーの大容量メモリ・フットプリントと群を抜いて広いメモリ帯域幅は、データベースとエンタープライズ・アプリケーションをメモリ内にすべてデプロイして優れたパフォーマンスと容量を達成する場合に最適です。

SPARC M7-8 サーバーと M7-16 サーバーは、革新的な新しい CPU、メモリ、および I/O ユニット（CMIOU）シャーシをベースにした、より高いスケーラビリティ、データセンター機能、および機能性を提供することで、要求の厳しいビジネスおよびデータセンター・アプリケーションに最適なサーバーとなっています。これらのサーバーは、大容量のプロセッサとメモリをサポートするために効果的に拡張できる一方で、信頼性と可用性をさらに高める追加の機能も提供します。SPARC M7 プロセッサベース・サーバーの特別な設計として、必要に応じて自身の大量のリソースをパーティション化してデプロイできる複数のオプションがあります。その例を以下に示します。

- 》 SPARC M7-8 サーバーは、2 種類の工場出荷時構成で提供されます。1 つの物理ドメイン（PDom）または 2 つの独立した PDom のいずれかの構成で注文できます。
- 》 SPARC M7-16 サーバーは、1~4 つの Pdom で最大 16 基の SPARC M7 プロセッサを統合します。

サーバー・コンポーネント

SPARC M7-8 サーバーと M7-16 サーバーは多くの共通コンポーネントを利用します。以降のセクションでは、これらのサーバーの主要コンポーネントの概要を示します。

CPU、メモリ、およびI/Oユニット・シャーシ

SPARC M7-8 サーバーは 1 つの CMIOU シャーシの中に搭載されます。このシャーシは、プロセッサ/メモリ・ボード、サービス・プロセッサ (SP)、およびインターコネクト・アセンブリ用のコネクタを収容するエンクロージャです。SPARC M7-16 サーバーには 2 つの CMIOU シャーシが含まれています。エンクロージャには、電源と冷却ファンも含まれています。図 13 に、CMIOU シャーシの前面図と背面図、およびその主要コンポーネントを示します。

シャーシ前面にはホット・スワップ対応ファン・モジュールと電源装置 (PSU)、および CMIOU ボードをシステム内にまとめて接続するインターコネクト・アセンブリがあります。シャーシ前面側の機能は次のとおりです。

- 》ホット・スワップ対応ファン・モジュール x8
- 》3000W、200~240VAC のホット・スワップ対応 N+N 冗長 PSU x6

CMIOU シャーシの背面には以下が搭載されています。

- 》CMIOU ボード x8 (最大)
- 》冗長 SP x2

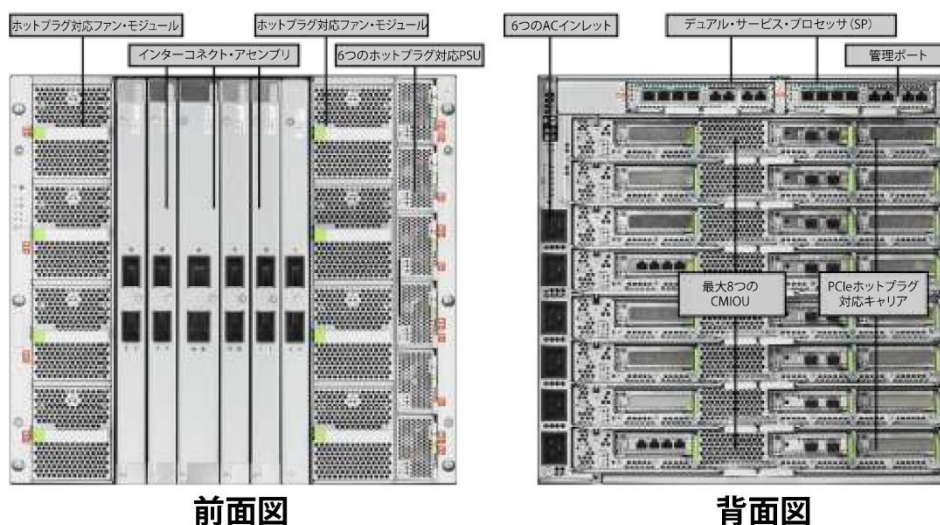


図 13 : CMIOU シャーシの前面図と背面図

CPU、メモリ、およびI/Oユニット・ボード

各 CMIOU ボード・アセンブリには、メザニン・ボードに搭載された SPARC M7 プロセッサが 1 基と関連メモリ、および I/O があります。16 枚のメモリ DIMM スロットすべてがボード上にあります。I/O コントローラ ASIC は、3 個の PCIe 3.0 (x16) スロット専用のルート・コンプレックスを提供します。PCIe ホット・プラグ対応キャリアはボードに付属します。図 14 に CMIOU ボードのブロック図を示し、図 15 に上から見た写真を示します。CMIOU ボードは CMIOU シャーシに挿入されるとインターコネクト・アセンブリに接続して、SPARC M7-16 サーバー内の CMIOU ボード、SP、およびスイッチ・ユニット間の接続を可能にします。

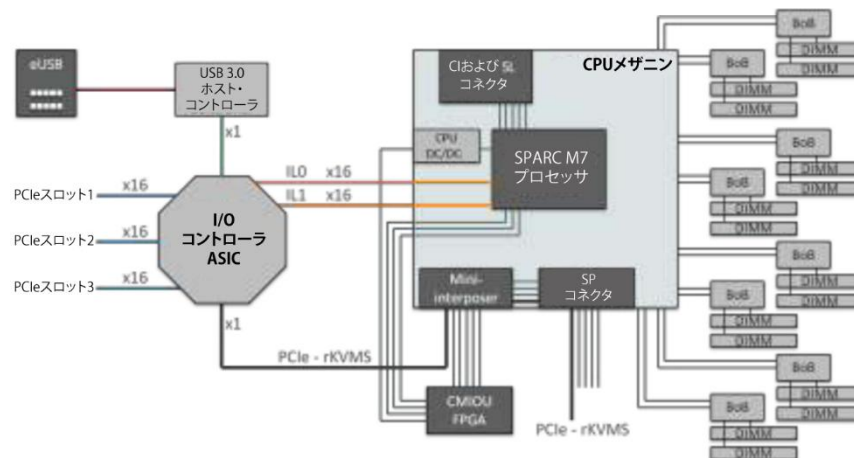


図 14：単一の CMIOU ボードのアーキテクチャ



図15：各CMIOUボードには、1基のSPARC M7プロセッサ、16個のDDR4 DIMMスロット、I/OコントローラASIC、および3つのPCIe x16ホット・プラグ対応カード・キャリアが含まれる

インターコネクト・アセンブリ

SPARC M7-8 サーバーと M7-16 サーバーのシステム・インターコネクトは、インターコネクト・アセンブリで実装されます。SPARC M7-8 サーバーは、CMIOU シャーシの 10U スペース内にあるインターコネクト・アセンブリを使用します。5 つのインターコネクト・アセンブリにより、CMIOU ボード間がコヒーレンシ・リンク（CL）で接続されます（グルーレス・システム・インターコネクト）。CMIOU シャーシ上部の CMIOU ボードとデュアル SP 間の通信に 1 つのインターコネクト・アセンブリが使用されます。電氣的に分離された 1 つまたは 2 つの PDom に対応するため、インターコネクト・アセンブリの配線方法は 2 種類の SPARC M7-8 サーバーで異なります。

SPARC M7-16 サーバーの場合、各 CMIOU シャーシには、CPU 間のグルーレス接続用にコヒーレンシ・リンクを提供するインターコネクト・アセンブリが 1 つ、CMIOU ボードとデュアル SPP 間の通信用に SP インターコネクト・アセンブリが 1 つ搭載されています。また、CMIOU シャーシ 2 つのいずれも、4 つのインターコネクト・アセンブリでスイッチ・シャーシに接続されています。これら 8 つのインターコネクト・アセンブリによって、SPARC M7-16 サーバー内でグルード・システム・インターコネクトを形成するスケーラビリティ・リンク（SL）が実現します。

スイッチ・シャーシおよびスイッチ・ユニット

スイッチ・シャーシは SPARC M7-16 サーバーでのみ使用されます。スイッチ・シャーシに備えられた 6 つのスイッチ・ユニット（SWU）には、サーバー内のシステム・インターコネクトを接続（グルー）する役割があります。各 SWU には、サーバー内の全 SPARC M7 プロセッサに接続されるデュアル・スイッチ ASIC が格納されています。合計 8 つのインターコネクト・アセンブリにより、CMIOU シャーシへの接続が可能になります。4 つのインターコネクト・アセンブリは SPARC M7-16 サーバー内の CMIOU シャーシ下部に、他の 4 つは CMIOU シャーシ上部に接続されます。スイッチ・シャーシ内の SWU と SP 間の通信に 1 つの SP インターコネクト・アセンブリが使用されます。図 16 に、スイッチ・シャーシの前面図と背面図を示します。

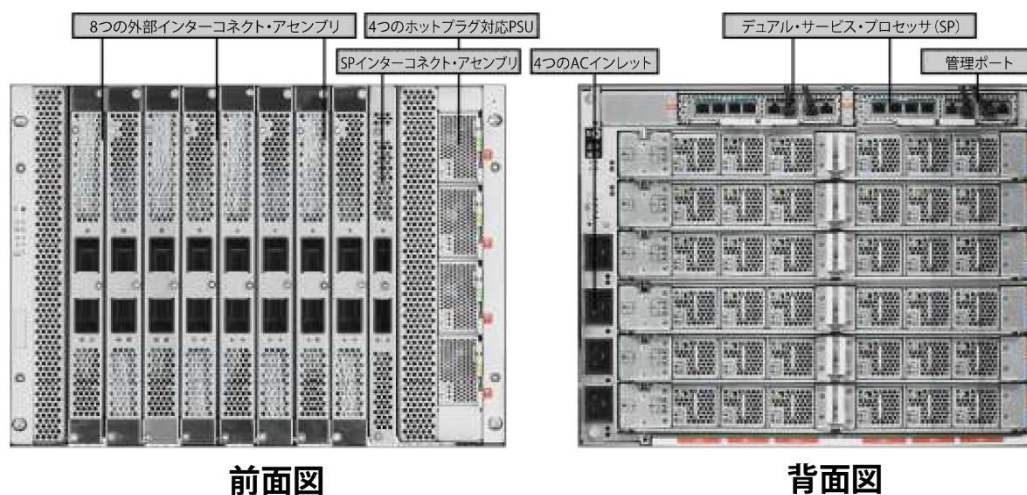


図16：SPARC M7-16スイッチ・シャーシの前面図と背面図

サービス・プロセッサ、サービス・プロセッサ・プロキシ、およびサービス・プロセッサ・モジュール

SPARC M7-8 サーバーと SPARC M7-16 サーバーは、ホット・プラグ対応の冗長サービス・プロセッサ (SP) を搭載しています。CMIOU シャーシとスイッチ・シャーシに SP が 2 基ずつ配置されています。SPARC M7-16 サーバーの場合、CMIOU シャーシ内の SP ハードウェアはサービス・プロセッサ・プロキシ (SPP) として使用され、スイッチ・シャーシ内の SP はシステム SP になります。各 SP にはシリアル (RJ45) ポートと 1000BASE-T 管理ポートが 1 個ずつあります (RJ45、10/100/1000Mb/秒に自動ネゴシエート)。SP または SPP は、SP インターコネクト・アセンブリ経由で CMIOU ボードやスイッチボードと通信します。SPARC M7-16 CMIOU シャーシの SPP は、シャーシ背面のネットワーク・ケーブルを介してスイッチ・シャーシ内の SP に接続されます。

SP または SPP はそれぞれ 1 つまたは 2 つのサービス・プロセッサ・モジュール (SPM) を備えています。SPM は Oracle ILOM ソフトウェアを実行するコンポーネントであり、これによりサーバー・システムで SP 機能を使用することができます。冗長 SP 機能とフェイルオーバー機能を常時利用できるように、一部の構成では各 SP にデュアル SPM を搭載しています。以下に、サーバー・モデルに応じた各種構成を示します。

- 》 1 つの PDom を使用する SPARC M7-8 サーバーでは、2 つの SP それぞれに SPM が 1 つだけ配置されます。サーバーに 1 つ PDom があるため、冗長化するには十分です。一方の SP は、プラットフォームを管理するアクティブ SP として機能し、もう 1 方の SP は、障害発生時にアクティブ SP の役割を引き継ぐスタンバイ SP として機能します。
- 》 2 つの PDom を使用する SPARC M7-8 サーバーでは、SP それぞれに 2 つの SPM が配置され、サーバーは 2 ペアの SPM を使用してシステム内の 2 つの PDom を管理します。2 つの SPM はアクティブ SP の機能を提供し、残りの 2 つはスタンバイ SP を提供します。アクティブ SPM とスタンバイ SPM は別々の SP 内にあります。
- 》 SPARC M7-16 サーバーでは、スイッチ・シャーシの各 SP に SPM が 1 つだけ配置され、各 SPP には SPM が 2 つ配置されます。システムで最大 4 つの PDom に対して冗長化サポートを行うことができるため、この構成が必要です。

システム・ラックおよびパワー・ディストリビューション・ユニット

SPARC M7-8 サーバーと M7-16 サーバーは工場出荷時に、オラクルの Sun Rack II 1242 と同じフォーム・ファクタのシステム・ラックで構成されます。ラックには三相デュアルグリッド電源用のパワー・ディストリビューション・ユニット (PDU) が 2 台搭載されています。この PDU は、CMIOU シャーシとスイッチ・シャーシに電力を供給する単相出力です。また、PDU にはシリアル (RJ45) ポートと 100BASE-T (RJ45) 管理ポートを 1 個ずつ持つ電力監視装置が備わっています。

SPARC M7-8 サーバーは、工場出荷時にシステム・ラックへの構成が済んでいる製品を注文することをお勧めします。ただし、このシステムをスタンドアロン・システムとして注文するオプションもあり、その場合は現場でラックに取り付けます。スタンドアロン型 SPARC M7-8 サーバー・エンクロージャの高さは 10U です。PDU はキャビネットに縦に取り付けられ、ユニットスペースを使用しません。SPARC M7-8 サーバーを Sun Rack II 1242 に取り付けけた場合、29 のユニットスペースを他のデバイス用に使用できます。SPARC M7-16 サーバー・システムには、追加デバイス用のユニットスペースはありません。

SPARC M7-8サーバー

両方のタイプの SPARC M7-8 サーバーで合計最大 8 基のプロセッサをサポートします。シングル PDom が設定されている SPARC M7-8 サーバーは、1 つの対称型マルチプロセッシング (SMP) サーバーとして構成されます。デュアル PDom が設定されている SPARC M7-8 サーバーは、電氣的に分離された 2 つのハードウェア・パーティションで構成されます。全ての SPARC M7-8 サーバー・ハードウェアは 1 つの CMIOU シャーシ内に収められているため、工場出荷時にデュアル PDU とともにラックに搭載することをお勧めします。2 種類の SPARC M7-8 サーバーのほとんどのハードウェア・コンポーネントは同一です。ただし、インターコネクト・アセンブリの配線は、最大 8 ウェイの 1 つの PDom または 2 つの分離された 4 ウェイ PDom のどちらをサポートするかによって異なります。この配線は工場出荷時に設定され、後で変更することはできません。また、サービス・プロセッサのハードウェアは、冗長化された PDom の数によって異なります。表 6 に、SPARC M7-8 サーバーの特性を示します。

表6：SPARC M7-8サーバーの機能

機能	説明
最大プロセッサ数	8または2x4
最大スレッド数	2,048または2x1,024
最大メモリ容量	4TBまたは2x2TB (32GB DIMMに基づく)
最大PCIe 3.0 (x16) スロット数	24または2x12
サービス・プロセッサ (SP)	PDomx1：ホット・プラグ対応SPx2。それぞれにSPモジュール (SPM) を1つ搭載して、1つのPDomを冗長化 PDomx2：ホット・プラグ対応SPx2。それぞれにデュアルSPMを搭載して、2つの分離されたPDomを冗長化
ファン	ホット・スワップ対応N+1ファン・モジュールx8、二重反転ファン搭載 前面搭載
電源	ホット・スワップ対応N+N冗長電源装置x6 (それぞれ3000W、200～240VAC)、前面搭載
PDU	システム・ラック内に2台のPDU。デュアルグリッド構成の場合、PDU1台に3本の三相電源コード。 PDUからシステム・シャーシに接続する6本の単相電源コード

SPARC M7-8サーバー (シングル物理ドメイン)

単一の CMIOU シャーシ内に PDom が 1 つの SPARC M7-8 サーバーは、最大 8 基の SPARC M7 プロセッサを備えた 1 つの PDom として構成されます。SPARC M7-8 サーバー内の各 SP には、1 つのサービス・プロセッサ・モジュール (SPM) が搭載されます。これは、1 対の SPM だけで SP 機能を冗長化できるためです。デフォルトでは、最初の CMIOU ボード (スロット番号 0 に搭載) が SP0/SPM0 に接続されてアクティブになります。スロット番号 1 の CMIOU ボードは、SP1/SPM0 へのスタンバイ接続を提供します。図 17 に、I/O コントローラ ASIC の専用ルート・コンプレックスでサポートされる合計 24 個の PCIe 3.0 (x16) スロットを含む、SPARC M7-8 サーバー I/O デバイスの概略図を示します。

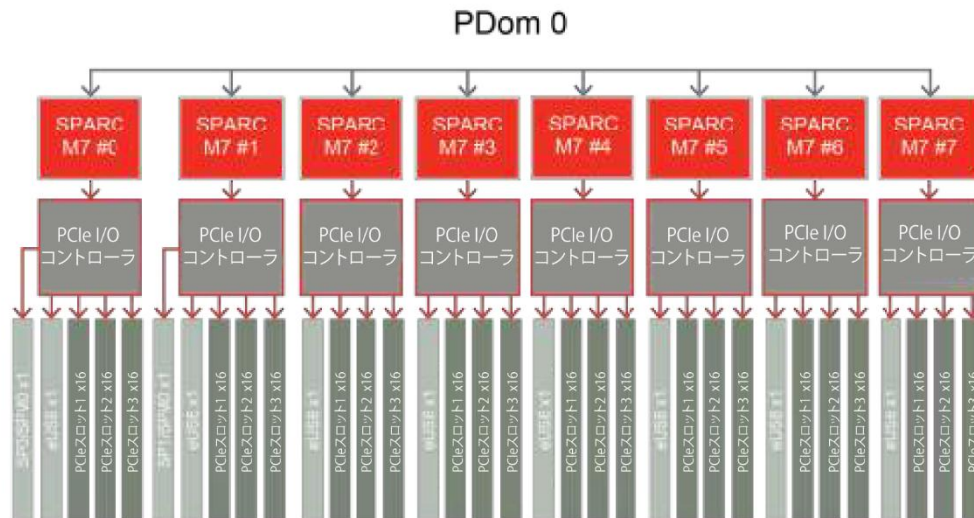


図17: このSPARC M7-8サーバーには8基のSPARC M7プロセッサを搭載。工場出荷時に1つのPDomとして構成

8 ウェイ、グルーレス CPU 間ファブリックは、各プロセッサから他の 7 基のプロセッサへの 7 つの x16 コヒーレンシ・リンク (CL) で構成されています (図 18)。

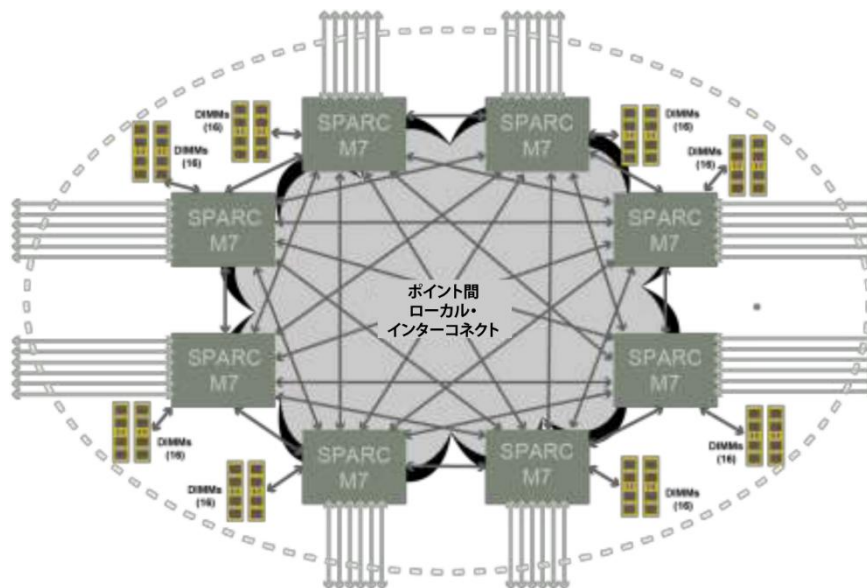


図18: SPARC M7-8サーバーの8ウェイ、全対全インターコネクト

SPARC M7-8サーバー (デュアル物理ドメイン)

単一の CMIOU シャーシ内に PDom が 2 つの SPARC M7-8 サーバーは、工場出荷時、電氣的に 2 つの PDom にパーティション化されています。インターコネクト・アセンブリの配線は、PDom が 1 つだけのタイプの SPARC M7-8 サーバーで使われる配線とは異なります。

2 基の SP それぞれにデュアル SPM が搭載されて、2 つの PDom で冗長サービス・プロセッサ機能が可能になります。PDom は各サービス・プロセッサ内の 1 つの SPM に関連付けられており、アクティブ/パッシブ・ペアとして動作します。SPM は、各 PDom の最初の 2 つの CMIOU ボードから接続されます。アクティブな SPM または SP に障害が発生すると、SP のアクティブ/パッシブ機能はスタンバイ接続に切り替えられます。

図 19 に、2 つの PDom がある SPARC M7-8 サーバーの PCIe デバイスの概略図を示します。この図は、PDom と SP 間の接続を示します。デフォルトでは、PDom 0 の場合、スロット番号 0 の CMIOU ボードから SP0/SPM0 へ接続されアクティブになります。スロット番号 1 の CMIOU ボードからは、SP1/SPM0 へのスタンバイ接続を提供します。PDom 1 の場合も同様に、スロット番号 4 と 5 の CMIOU ボードからそれぞれ、SP0/SPM1 と SP1/SPM1 へのアクティブ/スタンバイ接続を提供します。このデバイス図では、I/O コントローラ ASIC の専用ルート・コンプレックスでサポートされる PCIe 3.0 スロットへの x16 接続も示しています。

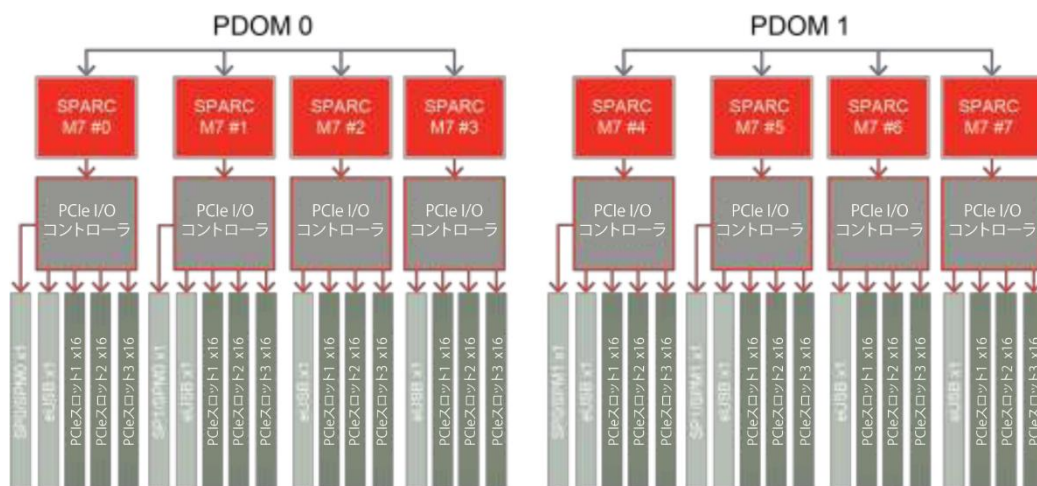


図19：SPARC M7-8サーバーは、電氣的に分離した2つのPDomを工場出荷時設定済み製品として注文可能

図 20 に、2 つの PDom がある SPARC M7-8 サーバーのグルーレス・システム・インターコネクトを示します。このシステム構成には、2 つの独立した 4 ウェイ、全対全インターコネクトがあります。4 ウェイの CPU 間ファブリックは、各プロセッサから他のすべてのプロセッサ間をつなぐ 6 つの x16 コヒーレンシ・リンク (CL) で構成されます。

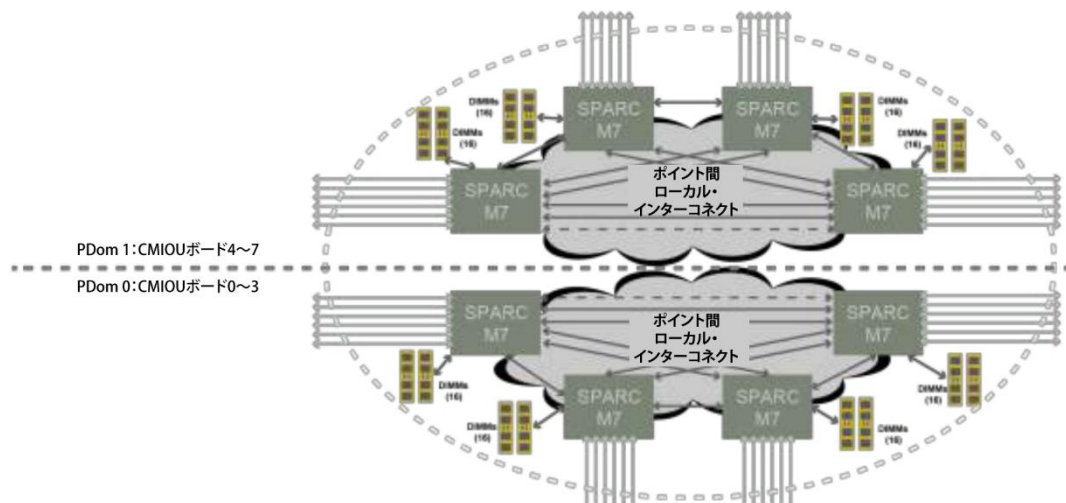


図20：2つの全対全インターコネクトから成る、2つのPDomがあるSPARC M7-8サーバー

SPARC M7-16サーバー

SPARC M7-16 サーバーは最大 16 基の SPARC M7 プロセッサにより、より高い柔軟性とスケーラビリティ

ティ、帯域幅を提供し、単一システムで最大 512 コアと 4,096 のスレッド、および最大 8TB のメモリをサポートしています。SPARC M7-16 サーバーは工場出荷時に、2 つの CMIOU シャーシ、1 つのスイッチ・シャーシ、インターコネクト・アセンブリ、および 2 台のパワー・ディストリビューション・ユニット（PDU）がシステム・ラックに搭載されています。図 21 に、SPARC M7-16 サーバーの前面図と背面図を示します。

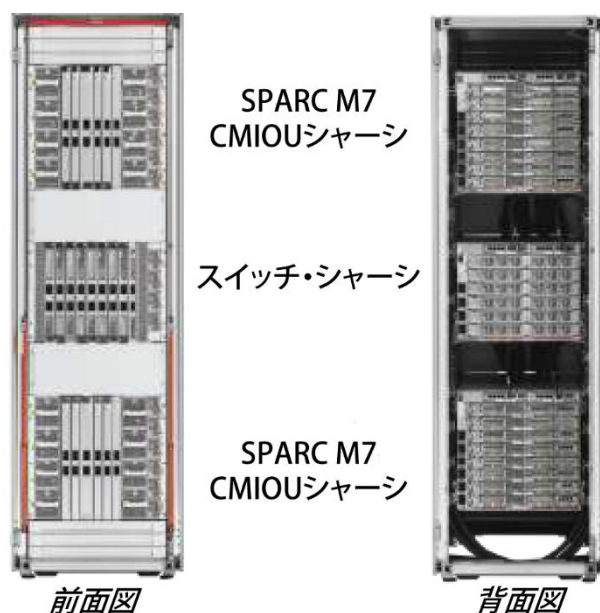


図21：SPARC M7-16サーバーでは2つのCMIOUシャーシがスイッチ・シャーシを介して接続

SPARC M7-16 サーバーは、1～4 つの PDom にパーティション化できます。ソフトウェア定義型 PDom はサービス・プロセッサにアクセスすることで再構成できます。物理ハードウェアを変更する必要はありません。SPARC M7-16 サーバーは 4 つのドメイン構成ユニット（DCU）に分割されます。各 DCU は 4 個の CMIOU スロット（つまり、CMIOU シャーシの半分）から成ります。DCU は、PDom のハードウェア構成要素です。PDom は、1～4 つの DCU で構成できます。

PDom（ホスト）から SPM への接続構成は、PDom の定義内容によって異なります。各 PDom の最初の 2 個の CMIOU スロット（最小スロット数）はそれぞれ、アクティブ/スタンバイ接続を確立します。

図 22 に、3 つの PDom を使った構成例の I/O デバイス概略図を示します。各 PDom には、個別の SPP 内で冗長 SP から SPM への接続があります。CMIOU ボードあたり 3 個の PCIe 3.0（x16）スロットも示します。



図22： 4つのドメイン構成ユニット（DCU）に分割されたSPARC M7-16サーバー。このDCUを柔軟に組み合わせ、1～4のPDomを作成可能（図では3つのPDomを表示）

SPARC M7-16 サーバーのシステム・インターコネクトは、コヒーレンシ・リンク（CL）とスケーラビリティ・リンク（SL）の組み合わせに基づいています。CL は、DCU 内の 4 基のプロセッサ間での直接ローカル（グルーレス）接続です。SL は、スイッチ・ユニットに配置されたスイッチ ASIC を介してプロセッサに接続することで、単一 PDom 内で最大 16 基のプロセッサのスケーラビリティを可能にします。

図 23 に、4 ウェイ DCU のコヒーレンシおよびデータ・インターコネクトを示します。ローカル 4 ウェイの CPU 間ファブリックには、各プロセッサから他の 3 基のプロセッサへの 3 つの x12 CL が 있습니다。CL の配線は、各 CMIU シャーシの 1 つのインターコネクト・アセンブリに物理的に配置されています。

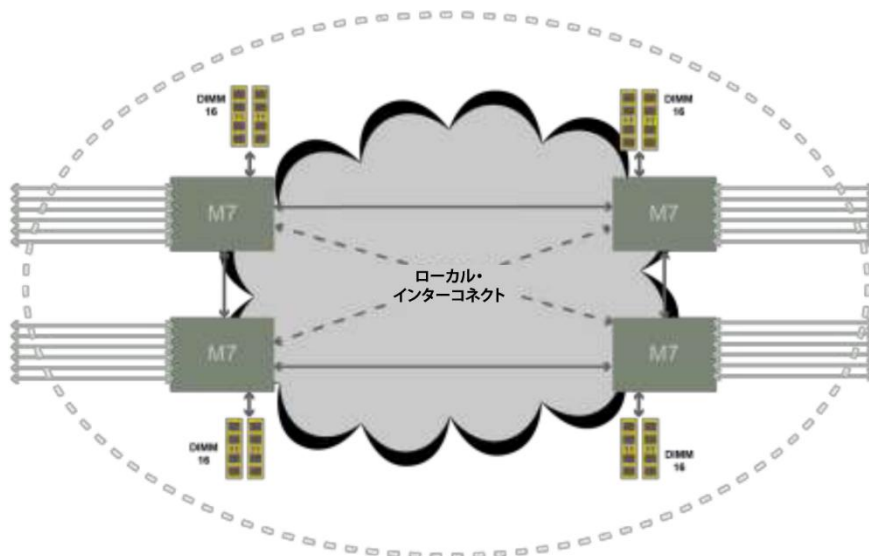


図23：コヒーレンシ・リンク（CL）を使ったローカル・グルーレスCPU間インターコネクト・ファブリックを備えた、SPARC M7-16サーバーの4ウェイDCU

図 24 に、グローバル・システム・インターコネクトを示します。上記のローカル CL 接続に加え、各プロセッサは 2 つの x4 SL により、スイッチ・シャーシ内の 12 のスイッチ ASIC のそれぞれに接続されています。この構成により完全接続の全対全トポロジがシステム上で実現します。そして、2 つのリンクによって各プロセッサが各スイッチ ASIC に接続され、コヒーレンシ・ディレクトリが複数のスイッチに振り分けられます。SL の配線は、CMIOU シャーシをスイッチ・シャーシに接続する 8 つのインターコネクト・アセンブリに物理的に配置されています。

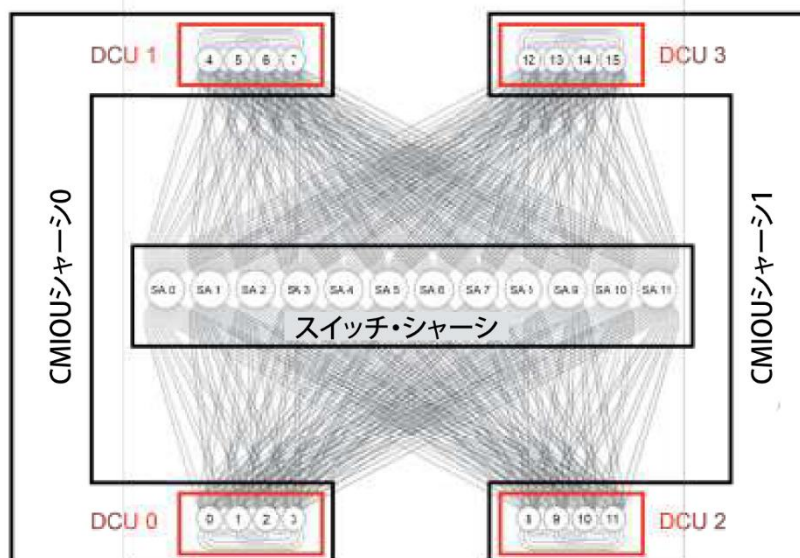


図24：16ウェイのSPARC M7-16グローバル・システム・インターコネクトは、スケラビリティ・リンクとスイッチASICを使用して、CPU間ファブリックを実現

SPARC M7-16 サーバーの SP はスイッチ・シャーシ内に搭載され、各 SP には単一の SPM が備えられています。SP のインフラストラクチャが階層型であるため、1 対の SPM だけで SP 機能を冗長化できます。両方の CMIOU シャーシに 2 つの SPP が搭載され、各 SPP にはデュアル SPM があります。これにより、SP 機能が冗長化されるため、SPM、SPP、または SP の障害からリカバリして、全 PDom の SP に引き続き個別にアクセスすることが可能になります。

Oracle Solaris

Oracle Solaris には、垂直/水平方向に拡張された環境で、仮想化、最適な使用、高可用性、卓越したセキュリティ、および優れたパフォーマンスを実現するための主要な機能が搭載されています。Oracle Solaris は、広範な SPARC および x86 ベースの多様なシステムで動作し、既存のアプリケーションとの互換性が保証されています。Oracle Solaris 11.3 リリースは、先進的な Software in Silicon 機能一式を含む、SPARC M7 プロセッサベースのサーバーの大量のリソースを十分に活用するよう特別に設計されています。Oracle Solaris 10 サポートは、サービス・ドメイン（制御ドメイン、ルート・ドメイン、I/O ドメインなど）が提供する仮想ディスク、コンソール、およびネットワーク・デバイスだけを使用するゲスト・ドメインでのみ利用できます。ゲスト・ドメインには物理 I/O デバイスがなく、サービス・ドメインに依存しています。表 7 に、SPARC M7 プロセッサベース・サーバーの各種ドメインでサポートされている Oracle Solaris 11 と 10 のリリースを示します。

表7：SPARC M7プロセッサベースのサーバーでサポートされているOracle Solarisリリース

Oracle Solarisバージョン	制御ドメイン	ルート・ドメイン	I/Oドメイン	ゲスト・ドメイン
Oracle Solaris 11.3 ¹	✓	✓	✓	✓
Oracle Solaris 10 1/13 ²				✓
Oracle Solaris 10 8/11 ²				✓
Oracle Solaris 10 9/10 ²				✓

1. Oracle Solaris 11.3 より前の Oracle Solaris 11 バージョンは、SPARC M7 プロセッサベースのサーバーではサポートされない

2. パッチ必要

SPARC M7 プロセッサ・ベース・システムのもっとも魅力的な特長の 1 つは、このシステムが、Oracle Solaris およびそのサポート対象のアプリケーションでは良く知られている SMP システムとして見えることです。さらに、Oracle Solaris には、オラクルのマルチコア/マルチスレッド・アーキテクチャ上のアプリケーションのパフォーマンスを改善する数多くの機能が搭載されています。

》**OpenStack クラウド管理。**Oracle Solaris 11 には OpenStack ディストリビューションがすべて備わっているため、管理者は他のベンダーが提供するインフラストラクチャ製品や仮想化製品などのデータセンター・リソースを 1 つの管理ペインから一元的に共有、管理できます。OpenStack on Oracle Solaris は、Oracle Solaris ゾーン、ZFS ファイル・システム、Unified Archives、包括的なソフトウェア定義型ネットワークのような核となるテクノロジー基盤に統合されているため、セルフサービス・コンピューティングが可能です。このため IT 組織は、エンタープライズ級の信頼性、セキュリティ、およびパフォーマンスを持つサービスを数分間で提供できます。数週間かかることはありません。

》**Oracle Solaris ソフトウェア定義型ネットワーク (SDN)。**Oracle Solaris 11 は、既存の統合ソフトウェア定義ネットワーク・テクノロジーを拡張し、高価なネットワーク・ハードウェアによるオーバーヘッドを加えることなくアプリケーションの俊敏性を大幅に強化します。完全に分散されたシステム・セット上でのアプリケーション主導のマルチテナント・クラウド仮想ネットワーク、物理ネットワーク・インフラストラクチャからの分離、およびアプリケーションレベルのネットワーク・サービスレベル・アグリーメント (SLA) を実現できるようになりま

した。これらすべての機能が、プラットフォームの一部として組み込まれます。拡張機能と新機能は次のとおりです。

- 》 仮想 NIC (VNIC) と仮想スイッチによるネットワーク仮想化
- 》 VNIC およびトラフィック・フローに帯域幅制限を適用できるネットワーク・リソース管理および統合されたサービス品質 (QoS)
- 》 クラウド対応 : Oracle Solaris 11 に搭載された OpenStack ディストリビューションのコア機能
- 》 Oracle Solaris Elastic Virtual Switch および Virtual Extensible LAN (VXLAN) によるアプリケーション駆動型のマルチテナント・クラウド仮想ネットワーク
- 》 アプリケーション駆動型 SDN によるアプリケーションレベルの QoS
- 》 Oracle Solaris ゾーンと Oracle Solaris 10 Zones の緊密な統合
- 》 **ライフサイクル管理。** Oracle Solaris 11 には、プラットフォームのソフトウェア・ライフサイクルを管理するための一連のテクノロジーが統合されています。自動インストーラによるセキュアなエンド・ツー・エンドのプロビジョニング、Image Packaging System によるフェイルセーフのソフトウェア更新、ZFS ブート環境、Unified Archives を使った迅速なアプリケーションのデプロイ、および包括的なコンプライアンス・フレームワークを実装しているため、生産性の向上、ヒューマン・エラーの軽減、IT コストの大幅な削減が可能になります。
- 》 **高速暗号化。** Oracle Solaris の暗号化フレームワークおよび SPARC M7 プロセッサにより、高速暗号処理がサポートされます。SPARC M7 プロセッサでは、暗号化ハードウェアの実装にアクセスできます。今回初めて、ユーザーレベルの命令によって、コプロセッサとしてではなく適切なパイプライン自体に暗号が実装されます。つまり、ハードウェアベースの暗号をより効率的に実装でき、特権レベルでの変更が不要になるため、暗号化アルゴリズムの計算効率が大幅に向上します。また、命令パイプライン自体に実装された各種暗号を、データベース運用ではるかに効率的に利用できます。
- 》 **クリティカル・スレッドの最適化。** Oracle Solaris 11 および Oracle Solaris 10 では、ユーザーまたはプログラマーが Oracle Solaris スケジューラにクリティカル・スレッドを認識させることができます（このためには、コマンドライン・インタフェース (CLI) または関数のシステム・コールを使用してスレッドの優先順位を 60 以上に上げます）。Oracle Solaris スケジューラは通常、システム上の全コアにスレッドを均等に分散します。ただし、プロセスが FX60 モードで稼働している場合、コア全体に対する排他的アクセスをそのスレッドに与えて、残りの実行可能なスレッドを他の使用可能なコアに割り当てようとします。
- 》 **マルチコア/マルチスレッドの認識。** Oracle Solaris 11 および Oracle Solaris 10 では SPARC M7 プロセッサの階層が認識されるため、Oracle Solaris スケジューラによって、使用可能なすべてのパイプラインで効果的に負荷を分散できます。Oracle Solaris がこれらのプロセッサを 256 基の論理プロセッサとして使用する場合でも、コア・クラスタ、L2 と L3 のキャッシュ階層、コア間の相関関係を把握し、迅速かつ効率的な実装の対象となるスレッドを認識します。
- 》 **きめ細かな管理。** Oracle Solaris 11 および Oracle Solaris 10 には、SPARC M7 プロセッサの個別のコアとスレッド（論理プロセッサ）を有効または無効にする機能が搭載されています。また、プロセッサ・セットなどの Oracle Solaris の標準機能によって、論理プロセッサのグループ定義や、論理プロセッサ上のプロセスまたはスレッドのスケジューリングが可能になります。

- 》 **インタフェースのバインディング。** Oracle Solaris では、必要または希望に応じて、プロセスや個々のスレッドをプロセッサやプロセッサ・セットに非常に柔軟にバインドできます。
- 》 **仮想化されたネットワークと I/O のサポート。** Oracle Solaris には、SPARC M7 プロセッサ上のコンポーネントとサブシステムをサポートおよび仮想化するためのテクノロジーが含まれます。高パフォーマンスのネットワーク・アーキテクチャの一部として、Oracle マルチコア/マルチスレッド対応デバイス・ドライバが提供されているため、仮想化フレームワーク内で実行されるアプリケーションは、I/O デバイスおよびネットワーク・デバイスを効果的に共有できるようになります。
- 》 **Oracle Solaris における Non-Uniform Memory Access (NUMA) の最適化。** メモリは SPARC M7 プロセッサごとに管理されているため、これらの実装は NUMA アーキテクチャに相当します。NUMA アーキテクチャの場合、プロセッサが自身のメモリへのアクセスに要する時間は、別のプロセッサに管理されているメモリへのアクセス時間よりやや短くなります。Oracle Solaris には、特にアプリケーションへの NUMA の影響を減らし、NUMA アーキテクチャのパフォーマンスを改善できる次のテクノロジーが搭載されています。
 - 》 **メモリ配置の最適化 (MP0)。** Oracle Solaris では、MP0 によってサーバーの物理メモリ全体のメモリ配置を改善することで、パフォーマンスが向上します。プロセッサのアクセス対象となるメモリは、そのプロセッサにできる限り近い位置に配置され、一方でシステム内でのバランスは十分に維持されます。結果として、多数のデータベース・アプリケーションの実行速度が MP0 により大幅に向上します。
 - 》 **Hierarchical Lgroup Support (HLS)。** 複雑なメモリレイテンシの階層を持つシステムのパフォーマンスが HLS によって最適化され、Oracle Solaris の MP0 機能が改善されます。Oracle Solaris は、HLS によりメモリがどの程度離れているかを判断し、できるだけレイテンシの短いリソースをアプリケーションに割り当てます。特定のアプリケーションがデフォルトでローカル・リソースを使用できない場合、Oracle Solaris は、HLS により、もっとも近くのリモート・リソースを割り当てます。
- 》 **Oracle Solaris ZFS。** Oracle Solaris ZFS により、データ管理は劇的に進歩します。複雑なストレージ管理の概念を自動化および統合し、また、世界唯一の 128 ビットファイル・システムで無限のスケーラビリティを実現します。Oracle Solaris ZFS は、I/O の発行順序に関する従来の制約をほぼすべて解消するトランザクション・オブジェクト・モデルに基づいており、パフォーマンスが大幅に向上します。また、サイレント・データ破損の検出と修復を行う 64 ビットのチェックサムですべてのデータが保護され、データの整合性が維持されます。
- 》 **マルチパス・ソフトウェア。** Oracle Solaris のマルチパス・ソフトウェアにより、ストレージ・デバイスやネットワーク・インタフェースなどの I/O デバイスへの冗長物理パスを定義、制御することができます。デバイスへのアクティブ・パスが使用できなくなると、マルチパス・ソフトウェアにより別のパスに自動的に切り替わるか、またはフェイルオーバーして可用性を維持できます。マルチパス機能を利用するには、冗長ネットワーク・インタフェースや 2 枚のホスト・バス・アダプタを同じデュアルポート・ストレージ・アレイに接続するなど、サーバーを冗長ハードウェアで構成する必要があります。
- 》 **セキュアで堅牢なエンタープライズクラス環境。** 既存の SPARC アプリケーションを変更せずに、引き続き SPARC T7 および M7 プラットフォーム上で実行できるため、ソフトウェアへの投資が保護されます。また、マルチレベルの認証セキュリティによって、Oracle Solaris 環境が不正侵入から保護されます。Oracle Solaris の障害管理アーキテクチャによって、Oracle Solaris の予測的自己修復などの要素がハードウェアと直接通信できるため、計画的ダウンタイムと計画外ダウンタイムの両方が短縮されます。Oracle Solaris DTrace などの効果的なツールにより、

システムのリソースを最大限に利用できるようにアプリケーションを調整できます。

仮想化

組織が、全く異なるワークロードをより少数の強力なシステムに統合する一方で使用率を高めようとする場合、仮想化は必要不可欠なテクノロジーです。SPARC M7 プロセッサベースのサーバーには、次の 3 つの仮想化機能—複数の PDom（SPARC M7-8 サーバーと M7-16 サーバー内）、Oracle VM Server for SPARC、および Oracle Solaris ゾーンによる OS ベースの仮想化という形での第 3 レイヤー・サポーターが組み込まれています。

- 》物理ドメイン（PDom）：1 つのハードウェア・システムをセキュリティサーバーおよび障害分離サーバーまたは複数のハードウェア・パーティションに分割します。
- 》Oracle VM Server for SPARC：論理ドメイン（LDom）が作成され、サーバーまたは物理ドメインの仮想化に使用されます。これにより、複数の仮想マシン（VM）をホストし、その仮想マシンごとに Oracle Solaris の自身のインスタンスを実行できます。Oracle VM Server for SPARC は、オラクルの SPARC サーバーすべてに含まれている無償の機能です。
- 》Oracle Solaris ゾーンによる OS の仮想化：これにより、Oracle Solaris のシングル・インスタンスがアプリケーションを互いに安全に分離し、システム・リソースを各ゾーンに割り当てることができます。このため、基本的に、Oracle Solaris オペレーティング・システムの単一インスタンス内に複数の仮想マシンを作成できます。

これらの仮想化テクノロジーは相互に補い合って作用します。実際、ほとんどの場合、ベスト・プラクティスにはレイヤー化した仮想化が含まれており、2 つまたは 3 つすべてのテクノロジーをデプロイして最適なセキュリティ、可用性、パフォーマンス、および管理性を達成しています。さらに、オラクルの仮想化テクノロジーは追加コストなしで搭載されています。図 25 に、SPARC M7 プロセッサベースのサーバーで利用可能な仮想化テクノロジーを示し、図の後にその詳細について説明します。

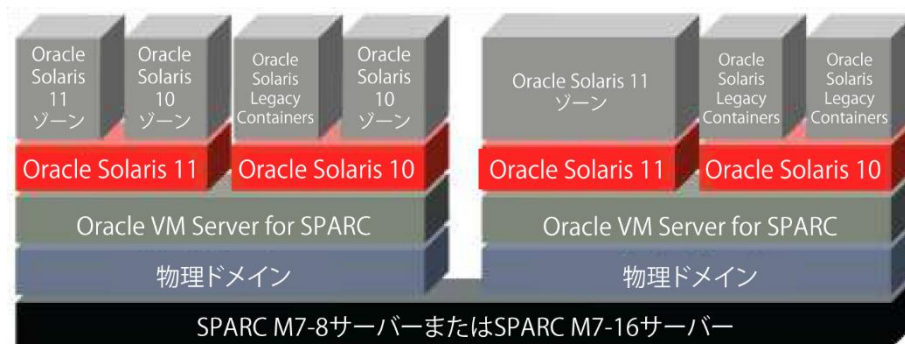


図25：SPARC M7-8とM7-16サーバーは複数のPDomを提供。SPARC T7-1、T7-2、T7-4、M7-8サーバーは1つのPDomを提供。

- 》物理ドメイン（PDom）。SPARC M7-8 サーバーと M7-16 サーバー上の PDom を使用すると、1 つのハードウェア・システムを複数のセキュリティサーバーおよび障害分離サーバーに分割できます。SPARC M7-8 サーバーは、2 つの PDom が工場出荷時に構成された状態で注文できます。SPARC M7-16 サーバーはソフトウェアにより、1~4 つの PDom を設定するように再構成できます。適切に構成されていれば、ある 1 つのドメイン内のハードウェアまたはソフトウェアの障害は分離されたままになり、他のドメインの動作に影響することはありません。
- 》Oracle VM Server for SPARC。SPARC T7-1 サーバー、T7-2 サーバー、T7-4 サーバー、および M7-8 サーバーの場合、SPARC M7 プロセッサは前世代の SPARC プロセッサと同様に、単一の PDom または単一サーバー内で論理ドメイン（LDom）の作成をが可能にするハイパーバイザをサポート



トします。このハイパーバイザは、プロセッサと緊密に統合された安定した仮想マシン・アーキテクチャを提供する小さなファームウェア・レイヤーであることから、従来のハイパーバイザとは異なります。ハイパーバイザは基盤となるマルチコア/マルチスレッド・プロセッサと直接やり取りするため、マルチスレッドは非常に重要です。Oracle VM Server for SPARC は、オラクルのマルチコア/マルチスレッド・テクノロジーを使用するすべてのサーバーでサポートされており、独立したオペレーティング・システム・インスタンスを実行する完全な仮想マシンを実現します。これら完全な仮想マシンはルート・ドメインとして構成できます。その場合、これらの仮想マシンにはルート・コンプレックスが割り当てられて、I/O に直接アクセスできます。あるいはゲスト・ドメインとして構成する場合は、仮想化 I/O デバイスにアクセスします。各オペレーティング・システム・インスタンスには、プロセッサ、メモリ、ストレージ、コンソール、および暗号化デバイスが含まれます。

》 **Oracle Solaris ゾーン。** Oracle Solaris 11 では、Oracle Solaris ゾーンと呼ばれる独自のパーティショニング・テクノロジーが提供されています。このテクノロジーを使用すると、アプリケーションを実行するために分離されたセキュアな環境を作成できます。Oracle Solaris ゾーンは、1 つの Oracle Solaris インスタンス内に作成された仮想オペレーティング・システム環境です。Oracle Solaris ゾーンを使用すると、アプリケーションとプロセスをシステムの残りの部分から切り離すことができます。このように分離することで、ある Oracle Solaris ゾーン内のプロセスが、別の Oracle Solaris ゾーンで実行しているプロセスによって妨げられることがなくなるため、セキュリティと信頼性が向上します。マルチプロセッサ・システム内の仮想 CPU（または SPARC M7 プロセッサ内のスレッド）はプロセッサ・セットとして論理的にパーティション化され、リソース・プールにバインドされます。最終的には、そのリソース・プールを Oracle Solaris ゾーンに割り当てることができます。リソース・プールには、CPU リソースの消費が重複しないようにワークロードを分割する機能があります。また、クラス割当てのスケジューリングとプロセッサ・セットに対する永続的な構成メカニズムも存在します。さらに、リソース・プールの動的な機能を使用すると、管理者はワークロード要求の変化に応じてシステム・リソースを調整できます。Oracle Solaris 11 では不変ゾーンが実現できますが、不変ゾーンでは非大域ゾーン用の読み込み専用 root ファイル・システムを実装することでゾーンの構成を維持します。特定の保守作業として実行されない限り、システム・バイナリやシステム構成に対する変更はブロックされます。

レイヤー化されたオラクルの仮想化テクノロジーをまとめて使用すると、レジリエンスのある高可用性システムを構築できます。たとえば、オラクルのエンジニアド・システムと Oracle Maximum Availability Architecture では、これらの仮想化テクノロジーと仮想化ベスト・プラクティスを採用することで、非常に高い信頼性、可用性、および保守性（RAS）を達成しています。SPARC M7 プロセッサベースのサーバーにおける仮想化と RAS の詳細については、表 9（46 ページ）を参照してください。

システム管理

ほとんどの組織にとって、サーバー・システムで、ハンズオンのローカルなシステム管理を行うことは現実的ではありません。不休のシステム運用、ディザスタ・リカバリのホット・サイト、および地理的に分散した組織では、システムのリモート管理が必要です。Oracle サーバーの多くのメリットのうちの 1 つは、Lights-Out データセンターのサポートです。これにより、人件費の高いサポート・スタッフが、ネットワーク・アクセスにより場所を選ばず作業できます。SPARC M7 プロセッサベース・サーバーの設計は、Oracle Integrated Lights Out Manager (Oracle ILOM) ソフトウェアを実行する強力なサービス・プロセッサ (SP) と組み合わせられています。この設計と Oracle Enterprise Manager Ops Center ソフトウェアのおかげで、管理者はハードウェアに物理的にアクセスしなくても、ほぼすべてのタスクをリモートで実行および制御できます。これらの管理ツールやリモート機能によって管理者の負荷が減り、組織の時間や運用コストを削減できます。

Oracle ILOMとサービス・プロセッサ

各 SP 上の Oracle ILOM ソフトウェアは、SPARC サーバーのリモート監視/管理機能にとって非常に重要です。SP はサーバー・システムから独立した専用プロセッサで構成され、Oracle ILOM ソフトウェア・パッケージを実行します。より大規模な SPARC M7-8 サーバーと M7-16 サーバーは、冗長 SP によって自動フェイルオーバーを実現し、ホットサービスのサポートで動作し続けることができます。サーバーに入力電力が供給されている間は、すべてのドメインが非アクティブでも、SP はシステムを継続的に監視します。

SP は環境センサーを定期的に監視し、潜在的なエラー状態の事前警告を出したり、必要に応じて事前予防的なシステム・メンテナンス・プロシジャを実行したりします。たとえば、システムに物理的な損傷を与えかねない温度状態の場合、SP はサーバーを停止する場合があります。管理者は、SP が実行する Oracle ILOM ソフトウェア・パッケージを使用して、物理ドメインや仮想マシン、ハードウェア・プラットフォーム自体をリモートで制御、監視できます。

オペレーターは SP へのネットワーク接続またはシリアル接続を使用して、ネットワーク上の任意の場所からサーバーを効率的に管理できます。SP へのリモート接続はオペレーティング・システムとは別に実行され、システム・コンソールの完全な制御や権限実行が可能です。Oracle ILOM SP はシステム・コントローラとして動作して、リモート管理を促進します。この SP はフル機能を備えており、オラクルの他のサーバーで使用される実装に似ています。このため、サーバーと既存の管理インフラストラクチャを簡単に統合できます。Oracle ILOM SP は効率的なシステム管理には不可欠であり、次の機能があります。

- 》IPMI 2.0 準拠の SP の実装により、サーバーのファームウェア、OS、アプリケーション、および IPMI ベースの管理ツール (Oracle ILOM 3.2 Ethernet 管理インタフェース経由で SP にアクセス) で IPMI 管理が可能です。また、シャーシ内のサーバー・モジュールやその他の場所にある環境センサーを読み取ることができます。
- 》プロセッサ、DIMM、ファン、電源を含むサーバーのインベントリ管理と環境制御を行い、このデータに HTTPS、CLI、および SNMP でアクセスできます。
- 》テキスト表示のコンソールをリモート操作できます。
- 》すべてのシステム・ファームウェアのアップグレードをダウンロードできます。

Oracle ILOM と SP により、管理者は、プラットフォームで稼働するオペレーティング・システムに依存せず、またシステム動作に干渉することなく、サーバーをリモート管理することもできます。Oracle ILOM により、サーバー関連のハードウェア障害、警告、およびその他のイベントに関する



電子メール・アラートが送信される場合があります。この電子回路は、サーバーのスタンバイ電源を使用して、サーバーから独立して稼働します。そのため、Oracle ILOM のファームウェアとソフトウェアは、サーバーのオペレーティング・システムがオフラインになった場合や、サーバーの電源がオフになった場合でも、動作し続けます。Oracle ILOM は、以下のようなサーバーの状態を監視します。

- 》 CPU の温度状態
- 》 ハード・ドライブの有無
- 》 エンクロージャの温度状態
- 》 ファンの速度とステータス
- 》 電源のステータス
- 》 電圧の状態
- 》 Oracle Solaris の予測的自己修復、ブート・タイムアウト、およびサーバーの自動再起動イベント

SPARC M7-16 サーバーの場合、PDom 構成は、CLI または Web ブラウザ経由で Oracle ILOM コマンドを使い SP 上で管理します。

電源管理

サーバーの電力コストと冷却コストが重要さを増す中で、これらのコストを削減することが、企業のデータセンターの最優先課題になっています。使用可能な電力やデータセンターの拡張スペースは限られているため、お客様はサーバーの電力効率に敏感になっています。所定の消費電力を超えると違約金が発生する契約を電力業者と締結している場合、顧客がサーバーの消費電力を自ら制御して制限できる必要があります。電力効率と二酸化炭素の排出量は、顧客がサーバーを評価する際の要素となってきています。

オラクルのマルチコア/マルチスレッド設計に本来備わっている効率性に加え、SPARC M7 プロセッサには独自の電力管理機能がプロセッサのコアとメモリの両レベルに組み込まれています。この機能には、消費電力を抑えるための機能（命令速度の抑制、アイドル状態にあるスレッドとコアの停止、コアとメモリ両方のクロック・オフ）が含まれています。さらに、以前の SPARC プロセッサではチップ・レベルの電源管理が可能でしたが、SPARC M7 プロセッサではサブチップの電源管理が可能です。SPARC M7 プロセッサは 4 つのクアドラントに分割され、各クアドラントには 8 コアが含まれます。各クアドラントには他のクアドラントとは異なる消費電力レベルを設定できます。これにより、クアドラントごとに性能に違いが発生することがあります。重要な点としては、複数のクアドラントに LDom をデプロイする際の SLA がそれぞれ異なる可能性があるということです。

Oracle ILOM での電源管理サポートのほか、Oracle Solaris 11.3 以降には SPARC M7 プロセッサベースのサーバーをサポートする電源マネージャが搭載されています。Oracle Solaris では、poweradm 設定に基づいて、どの節電機能を有効にするかが決定されます。この設定は、システム（Oracle ILOM）のポリシーに基づいてプラットフォームにより設定されますが、Oracle Solaris の管理者がオーバーライドできます。以下の領域で大幅な技術革新が行われています。

- 》 実行されない条件分岐など、投機的実行に対する制限
- 》 データ・パス、制御ブロック、アレイにおける広範囲なクロック・ゲーティング
- 》 余分なストール・サイクルをデコード・ステージに注入できるようにする電源調整

Oracle VM Server for SPARC を使用する仮想化環境では、LDom ゲストを管理する際、電源管理マネージャによって次のタスクが実行されます。

- 》電源管理ポリシーに基づき、有効にする節電機能を決定する
- 》電源管理エンジン呼び出してリソース上で電力状態の変更を開始し、電力の調整/使用率レベルを達成する（Oracle Solaris 11.3 ゲストが所有していないリソースの場合）、またはハイパーバイザに指示して、ハイパーバイザ/ハードウェア管理の電力状態を有効/無効にする。電源管理ピアがあるのは、Oracle Solaris 11.3 ゲストだけです。

Oracle Enterprise Manager Ops Center

Oracle Enterprise Manager Ops Center では、SPARC M7 プロセッサベースのサーバーに対するソリューションとして、インフラストラクチャ・スタック全体の管理を統合する集約型のハードウェア管理機能が使用できます。高度な仮想化管理機能およびレポート作成機能、アプリケーションからディスクまでの管理、インテリジェントな構成管理などの機能により、インフラストラクチャ管理の煩わしさが軽減され、合理化、簡素化が促進されます。すべての SPARC サーバーに Oracle Enterprise Manager Ops Center が搭載されているため、データセンターの管理者は、ストレージ、ネットワーク、サーバー、Oracle Solaris、および仮想化環境を 1 つのインターフェースから監視および管理できます。これにより、運用の効率性が向上し、運用コストが削減されます。

Oracle Enterprise Manager Ops Center は、オラクルのサーバーおよびエンジニアド・システム・インフラストラクチャ向けのもっとも包括的な管理ソリューションです。1 つのコンソールで複数のサーバー・アーキテクチャと無数のオペレーティング・システムの管理が可能であり、資産の検出、ファームウェアおよびオペレーティング・システムのプロビジョニング、パッチの自動管理、パッチおよび構成の管理、仮想化の管理、包括的なコンプライアンス・レポート作成機能を使用して、SPARC M7 プロセッサベース・サーバーのコンポーネントを管理できます（図 26）。

Oracle Enterprise Manager Ops Center を使用することにより、ポリシー・ベースの管理を通じてワークフローの自動化とコンプライアンスの徹底が可能です。しかも、このすべてを直感的な単一のインターフェースを使用して実現できます。また、ビジネス要件に合致するようインフラストラクチャを効率的にデプロイしながら、データセンターの標準化、ベスト・プラクティスの実装、法令遵守およびセキュリティ・ポリシーの徹底が可能です。



図26: Oracle Enterprise Manager Ops CenterはSPARCサーバーを詳細に管理可能

信頼性、可用性、および保守性

計画的/計画外のダウンタイムの短縮は、IT サービスにとって重要です。システム設計には、主要サービスの可用性に影響を及ぼさずにフォルト・レジリエンス、短時間での修復、および迅速な拡張を可能にするメカニズムを組み込む必要があります。SPARC M7 プロセッサベースのサーバーは、複雑なネットワーク・コンピューティング・ソリューションと厳しい高可用性（HA）といった要件に対応できるよう特別に設計されており、ホットサービスに対応した冗長システム・コンポーネント、設計全体の診断とエラー・リカバリ機能、および組み込みのリモート管理機能が含まれています。これらの信頼性の高いサーバーの高度なアーキテクチャにより、高レベルなアプリケーションの可用性とさまざまなハードウェア障害からの迅速なリカバリ、および企業のシステム運用の簡素化とコストの削減を実現できます。

高度な信頼性機能

SPARC M7 プロセッサベース・サーバーのコンポーネントに追加された高度な信頼性機能により、プラットフォームの全体的な安定性が向上します。サーバー・アーキテクチャ内のコンポーネントの数と複雑さを軽減することで、信頼性が高まります。また、高度な CPU 統合と確実なデータ・パスの整合性により、SPARC M7 プロセッサによる自律型のエラー・リカバリが可能となります。その結果、修正処理の開始にかかる時間が短縮され、アップタイムが長くなります。主要コンポーネントの冗長性により、フェイルオーバーが可能になります。ホット・プラグ/およびホット・スワップ対応コンポーネントにより、保守性が向上します。SPARC M7 プロセッサベースのサーバーでは、高度な I/O コントローラにより PCIe ルート・コンプレックスがホストされるため、プロセッサの追加または取り外しを行ってもルート・コンプレックスが変更されることはありません。これらの機能のすべてで非常に堅牢なシステム設計を実現しています。

ファームウェアと Oracle Solaris の予測的自己修復ソフトウェアの両方に実装されている障害管理アーキテクチャ（FMA）は、SPARC サーバーの信頼性をさらに強化します。FMA は、プロセッサ、メモリ、および I/O デバイスを常に監視します。永続的な CPU ソフト・エラーは、エラーの性質に応じて、スレッド、コア、またはプロセッサ全体を自動的にオフラインにすることで、解決できます。また、メモリ・ページ・リタイアメント機能によって、特定の DIMM メモリのデータが複数修正されると、メモリ・ページが事前予防的にオフラインになる機能がサポートされています。前述したように、SPARC M7 プロセッサベースのサーバーは DIMM スペアリングをサポートすることで、システムの稼働を中断することなく、メモリ容量およびエラー保護機能をそのまま維持しながら、DIMM 単体をリタイアできます。

エラー検出、診断、およびリカバリ

SPARC M7 プロセッサベースのサーバーには、エラーを早期に修正し、限界となっているコンポーネントによって停止時間が繰り返し発生しないようにする重要なテクノロジーが搭載されています。本質的な信頼性の向上につながるアーキテクチャの進歩は、サーバーのハードウェア・サブシステム内のエラー検出機能やリカバリ機能によって強化されます。つまり、次の機能が共に動作することでアプリケーションの可用性が向上します。

》 エンド・ツー・エンドのデータ保護により、システム全体のエラーが検出/修正され、データの完全な整合性が維持されます。

- 》最先端の障害分離機能により、サーバーでコンポーネント境界内のエラーが分離され、コンポーネント全体ではなく、関連するチップまたはチップの一部だけがオフライン化されます。可能な限り小さな単位でエラーを分離することで、安定性が向上し、最大限の処理能力を継続的に発揮できます。この機能は、プロセッサ、メモリ ASIC と DIMM、スイッチ ASIC、接続リンク、I/O コントローラ ASIC、および SP に適用されます。
- 》定期的な環境監視により、適切な環境/エラー条件の履歴ログが取得されます。
- 》ホストのウォッチドッグ機能により、ソフトウェアの動作（ドメインのオペレーティング・システムを含む）が定期的にチェックされます。またこの機能により、SP ファームウェアを使用してエラー通知機能とリカバリ機能がトリガーされます。
- 》システムの FMA 機能と SPARC M7 プロセッサの動的 CPU リソース構成解除により、強力な障害分離とリカバリが可能です。システムは必要に応じて、実行中のアプリケーションを中断することなく、プロセッサ・リソース（コアなど）を動的にリタイアできます。
- 》コンポーネント・ステータスの定期的なチェックにより、多くのシステム・デバイスのステータスが確認され、差し迫った障害の兆候が検出されます。リカバリ・メカニズムがトリガーされて、システム障害やアプリケーション障害が回避されます。
- 》エラー・ロギング、マルチステージ・アラート、現場交換可能ユニット（FRU）の電氣的な識別情報、およびシステム障害の LED インジケータにより、問題を迅速に解決できます。

ホットサービス対応冗長コンポーネント

今日の IT 組織は、無停止のビジネス運用という課題に直面しています。ネットワーク化されたグローバル経済では昼夜を問わない運用が行われているため、計画的停止時間ウィンドウを小さくするか、場合によっては完全になくす必要に迫られています。SPARC M7 プロセッサベースのサーバーでは、これらの要望に応えるため、組み込みのホット・プラグ対応かつ/ホット・スワップ対応の冗長化ハードウェアを採用して、個々のコンポーネント障害やシステム構成の変更による中断を最小限に抑えています。実際にこれらのシステムではほとんどの場合、（たいていはユーザーやシステムの機能に影響を及ぼさずに）ハードウェア障害からリカバリすることが可能です。

SPARC M7 プロセッサベースのサーバーは、ホット・スワップ対応の冗長電源/ファン・ユニットを搭載しており、オプションで複数のプロセッサ、メモリ DIMM、および I/O カードを構成することも可能です。管理者は、ホット・プラグ対応のディスク・ドライブとディスクのミラー化ソフトウェアを組み合わせ、冗長な内蔵ストレージを作成できます。SPARC M7-8 サーバーと M7-16 サーバーは、ホット・プラグ対応の冗長 SP と SPP もサポートしています。障害が発生しても、これらの重複コンポーネントによって動作が継続できます。コンポーネントやエラーの種類によっては、システムがデグレード・モードで動作を続行したり、再起動したりする場合があります。この場合、障害が自動的に診断され、関連コンポーネントが自動的にシステム構成から切り離されます。また、これらのサーバー内のホットサービス対応ハードウェアにより保守が高速化され、システムを停止することなくコンポーネントの交換や追加を簡単に実行できます。

交換可能なコンポーネントは、次のカテゴリに分類されます。

》 **ホットサービス対応**。ホットサービス可能なコンポーネントは、サーバーの稼働中に取り付けと取り外しが可能です。

》 **ホット・スワップ対応**のコンポーネントは、保守前に準備が不要です。

》 **ホット・プラグ対応**のコンポーネントは、保守前に準備が必要です。

》 **コールドサービス対応**。コールドサービス可能なコンポーネントは、保守を行うためにサーバーを停止する必要があります。また、一部の保守手順では、電源と電源ソース間で電源ケーブルを取り外すことが必要になります。

表 8 に、SPARC M7 プロセッサベース・サーバーのおもなホットサービス可能なコンポーネントを示します。

表8：SPARC M7プロセッサベース・サーバーのおもなホットサービス対応コンポーネント

コンポーネント	SPARC T7-1 サーバー	SPARC T7-2 サーバー	SPARC T7-4 サーバー	SPARC M7-8 サーバー	SPARC M7-16 サーバー
2.5インチSFFドライブ	✓	✓	✓	N/A	N/A
電源	✓	✓	✓	✓	✓
ファン/ファン・モジュール	✓	✓	✓	✓	✓
PCIeカード	-	-	✓ ¹	✓	✓
CMIOUボード	N/A	N/A	N/A	✓ ²	✓ ²
スイッチ・ユニット (SWU)	N/A	N/A	N/A	N/A	✓ ³
SP/SPP	-	-	-	✓	✓

✓ = ホットサービス対応、- = コールドサービス対応、NA = 適用外

1. カード・キャリア内のPCIeカード。内部スロットのNVMe PCIe スイッチ・カードはコールドサービス対応
2. CMIOU ボード含まれている PDom をシャットダウンする必要あり。その他の PDom は動作可能
3. SWU の構成解除が必要。また、SWU なしにシステムを起動する必要あり。SWU のホットサービス時に、すべての PDom が動作可能。SWU を含めるように再構成するには、すべての PDom を再起動する必要あり

結論

現代のテクノロジーとビジネスの課題には、急速に進化するデジタル市場に対応するための革新的なソリューション、大きな処理能力、幅広いサーバー・フォーム・ファクタが必要です。オラクルの革新的な SPARC M7 プロセッサの利点をベースにしたオラクルの SPARC サーバーにより、もっとも要求の厳しい演算ワークロードを優れた可用性と回復力で効率的に実行できるように組織をサポートする新たなアプローチが可能になります。革新的な Software in Silicon テクノロジーは各 SPARC M7 プロセッサ専用の高速化エンジンにより、Silicon Secured Memory、インメモリ・クエリ・アクセラレーション、インライン・データ圧縮解凍、および高速暗号化処理を実現してセキュリティを強化します。その結果、アプリケーションに劇的な違いが生じます。

SPARC M7 プロセッサベース・サーバーの持つ広範な処理能力により、組織は基盤となるインフラストラクチャからコンピューティング・コストをシフトして、ワークロードを生産的な業務に集中して使用できるようになります。たとえば、新しいレベルのパフォーマンスと効率性により、同じシステム上で OLTP とデータ分析の両方を実行できます。オラクルのレイヤー化した仮想化を Oracle Solaris の機能と組み合わせることで、卓越した容量とスケーラビリティを備えたもっとも効率的なオンプレミス・クラウドを構築できます。これにより、商品化までの時間を短縮し、収益を高めることができます。

追加情報

詳細については、表 9 のリソースを参照してください。

表9：参考資料

Web リソース	URL
オラクルのSPARCサーバー	http://www.oracle.com/jp/servers/sparc/overview/index.html と www.oracle.com/technetwork/jp/server-storage/sun-sparc-enterprise/overview/index.html
Oracle Solaris	http://www.oracle.com/jp/solaris/solaris11/overview/index.html
Oracle Optimized Solution	http://www.oracle.com/jp/solutions/optimized-solutions/index.html
オラクルのベンチマーク結果	http://www.oracle.com/jp/solutions/performance-scalability/index.html
Oracle ヘルプ・センター・ドキュメント	docs.oracle.com
セキュリティ	http://www.oracle.com/technetwork/jp/topics/security/whatsnew/index.html
仮想化	http://www.oracle.com/technetwork/jp/topics/virtualization/whatsnew/index.html
Oracle Integrated Lights Out Manager	docs.oracle.com/en/hardware/?tab=4
Oracle Enterprise Manager Ops Center	http://www.oracle.com/technetwork/jp/oem/ops-center/index.html
ホワイト・ペーパーおよび技術記事	URL
『オラクルのSPARC T7サーバーとSPARC M7サーバーの信頼性、可用性、保守性』	http://www.oracle.com/technetwork/jp/server-storage/sun-sparc-enterprise/documentation/sparc-t7-m7-server-ras-2702879-ja.pdf
『Oracle's SPARC T7 and SPARC M7 Servers: Domaining Best Practices』	oracle.com/technetwork/server-storage/sun-sparc-enterprise/documentation/sparc-t7-m7-best-practices-2701865.pdf
『Oracle SPARC 仮想化テクノロジーを使用した集約』	http://www.oracle.com/technetwork/jp/server-storage/sun-sparc-enterprise/technologies/consolidate-sparc-virtualization-2301718-ja.pdf
『Oracle Solaris カーネル・ゾーンのベスト・プラクティス』	http://www.oracle.com/technetwork/jp/articles/servers-storage-admin/solaris-kernel-zones-best-practices-2400370-ja.html
『Oracle VM Server for SPARC のベスト・プラクティス』	http://www.oracle.com/technetwork/jp/server-storage/vm/ovmsparc-best-practice-2334546-ja.pdf
『Implementing Root Domains with Oracle VM Server for SPARC』	oracle.com/technetwork/server-storage/vm/ovm-sparc-rootdomains-wp-1914481.pdf
『Oracle Multitenant on SPARC Servers and Oracle Solaris』	oracle.com/technetwork/articles/servers-storage-admin/multitenant-on-sparc-solaris-2016889.html



CONNECT WITH US



blogs.oracle.com/oracle



facebook.com/oracle



twitter.com/oracle



oracle.com

お問い合わせ窓口

Oracle Direct

TEL 0120-155-096

URL oracle.com/jp/direct

Integrated Cloud Applications & Platform Services

Copyright © 2015, Oracle and/or its affiliates. All rights reserved. 本文書は情報提供のみを目的として提供されており、記載内容は予告なく変更されることがあります。本文書は、その内容に誤りがないことを保証するものではなく、また、口頭による明示または法律による黙示を問わず、特定の目的に対する商品性もしくは適合性についての黙示的な保証を含め、いかなる他の保証や条件も提供するものではありません。オラクル社は本文書に関するいかなる法的責任も明確に否認し、本文書によって直接的または間接的に確立される契約義務はないものとします。本文書はオラクルの書面による許可を前もって得ることなく、いかなる目的のためにも、電子または印刷を含むいかなる形式や手段によっても再作成または送信することはできません。

Oracle および Java は Oracle およびその子会社、関連会社の登録商標です。その他の名称はそれぞれの会社の商標です。

Intel および Intel Xeon は Intel Corporation の商標または登録商標です。すべての SPARC 商標はライセンスに基づいて使用される SPARC International, Inc. の商標または登録商標です。AMD、Opteron、AMD ロゴおよび AMD Opteron ロゴは、Advanced Micro Devices の商標または登録商標です。UNIX は、The Open Group の登録商標です。0615

オラクルの SPARC T7 および SPARC M7 サーバー・アーキテクチャ
2015 年 10 月



Oracle is committed to developing practices and products that help protect the environment